

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/005596

International filing date: 18 March 2005 (18.03.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2004-079298
Filing date: 18 March 2004 (18.03.2004)

Date of receipt at the International Bureau: 12 May 2005 (12.05.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

18. 3. 2005

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 4 年 3 月 1 8 日
Date of Application:

出 願 番 号 特 願 2 0 0 4 - 0 7 9 2 9 8
Application Number:

パリ条約による外国への出願
に用いる優先権の主張の基礎
となる出願の国コードと出願
番号

The country code and number
of your priority application,
to be used for filing abroad
under the Paris Convention, is

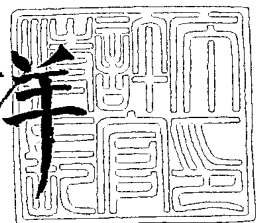
J P 2 0 0 4 - 0 7 9 2 9 8

出 願 人 松下電器産業株式会社
Applicant(s):

2 0 0 5 年 4 月 2 0 日

特許庁長官
Commissioner,
Japan Patent Office

小 川 洋



【書類名】 特許願
【整理番号】 2047960075
【提出日】 平成16年 3月18日
【あて先】 特許庁長官 殿
【国際特許分類】 H04L 27/22
【発明者】
 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内
 【氏名】 中原 秀樹
【発明者】
 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内
 【氏名】 木村 知弘
【発明者】
 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内
 【氏名】 ▲たか▼井 均
【発明者】
 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内
 【氏名】 森 健一
【特許出願人】
 【識別番号】 000005821
 【氏名又は名称】 松下電器産業株式会社
【代理人】
 【識別番号】 100090446
 【弁理士】
 【氏名又は名称】 中島 司朗
【手数料の表示】
 【予納台帳番号】 014823
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 9003742

【書類名】特許請求の範囲

【請求項 1】

プリアンプルを含む入力信号からシンボルクロックを再生するクロック再生回路であつて、前記入力信号からゼロクロスの時間位置を検出し、ゼロクロス信号を出力するゼロクロス検出部と、前記ゼロクロス信号から隣接するゼロクロス時間位置の時間間隔を求め、ゼロクロス間隔信号と、前記ゼロクロス間隔信号の境界を示す間隔タイミング信号を出力するゼロクロス間隔検出部と、前記ゼロクロス間隔信号が、所定間隔内であるかを判定し、1 間隔制御信号を出力するゼロクロス 1 間隔判定部と、前記ゼロクロス間隔信号と前記間隔タイミング信号から、隣接するゼロクロス間隔信号を加算してゼロクロス 2 間隔信号を算出し、前記ゼロクロス 2 間隔信号が所定間隔内であるかを判定し、2 間隔制御信号を出力するゼロクロス 2 間隔判定部と、前記 1 間隔制御信号と前記 2 間隔制御信号をもとに、前記ゼロクロス信号を有効または無効にし、有効位相情報信号を出力するゼロクロス制御部と、前記有効位相情報信号をもとにシンボルクロックを生成するクロック生成部を備えることを特徴とするクロック再生回路。

【請求項 2】

前記ゼロクロス 1 間隔判定部の所定間隔として、最小間隔が 0 以上、1 シンボル長以下の時間長で設定され、最大間隔が 1 シンボル長以上、2 シンボル長以下の時間長で設定されることを特徴とする、請求項 1 に記載のクロック再生回路。

【請求項 3】

前記ゼロクロス 2 間隔判定部の所定間隔として、最小間隔が 1 シンボル長以上、2 シンボル長以下の時間長で設定される、請求項 1 に記載のクロック再生回路。

【請求項 4】

前記ゼロクロス 2 間隔判定部の所定間隔として、最大間隔が 2 シンボル長以上、3 シンボル長未満の時間長で設定されることを特徴とする、請求項 1 に記載のクロック再生回路。

【請求項 5】

プリアンプルと特定パターンとデータとを含んだフレーム構造を持つデジタル変調された信号を受信する受信装置であつて、受信信号を検波し、同相検波信号と直交検波信号を出力する検波部と、前記同相検波信号と前記直交検波信号からシンボルクロックを再生するクロック再生部と、前記シンボルクロックを基に、前記検波部の出力から特定パターンを検出し、前記データを受信中であることを示すフレーム受信信号を出力するフレーム受信検出部とを備え、

前記クロック再生回路は、前記同相検波信号と前記直交検波信号から、それぞれのゼロクロスの時間位置を検出し、同相ゼロクロス信号と直交ゼロクロス信号を出力するゼロクロス検出部と、

前記同相ゼロクロス信号と前記直交ゼロクロス信号から、それぞれの隣接するゼロクロスの時間間隔を求め、同相ゼロクロス間隔信号と直交ゼロクロス間隔信号と、前記ゼロクロス間隔信号の境界を示す同相間隔タイミング信号と直交間隔タイミング信号を出力するゼロクロス間隔検出部と、前記同相ゼロクロス間隔信号と前記直交ゼロクロス間隔信号とが所定間隔内であるかを判定し、同相 1 間隔制御信号と直交 1 間隔制御信号を出力するゼロクロス 1 間隔判定部と、前記同相ゼロクロス間隔信号と前記直交ゼロクロス間隔信号、および、前記同相間隔タイミング信号と前記直交間隔タイミング信号から、隣接するゼロクロス間隔信号をそれぞれで加算し、ゼロクロス 2 間隔信号をそれぞれ算出し、前記同相ゼロクロス 2 間隔信号と前記直交ゼロクロス 2 間隔信号がそれぞれ所定間隔内であるかを判定し、同相 2 間隔制御信号と直交 2 間隔制御信号を出力するゼロクロス 2 間隔判定部と、前記同相 1 間隔制御信号と前記直交 1 間隔制御信号、および、前記同相 2 間隔制御信号と前記直交 2 間隔制御信号をもとに、前記同相ゼロクロス信号と前記直交ゼロクロス信号を、それぞれ有効または無効にし、同相有効位相情報信号と直交有効位相情報信号を出力するゼロクロス制御部と、前記同相有効位相情報信号と前記同相有効位相情報信号をもとにシンボルクロックを再生するクロック再生部と、所定のタイミングに基づいて前記同相

ゼロクロス信号および前記直交ゼロクロス信号、または、前記同相有効ゼロクロス信号および前記直交有効ゼロクロス信号を切り替えるゼロクロス切替部と、前記ゼロクロス切替部が出力する同相位相誤差情報信号と直交位相誤差情報信号をもとに、シンボルクロックを再生するクロック生成部とを備えることを特徴とする、受信装置。

【請求項 6】

前記ゼロクロス 1 間隔判定部の所定間隔として、最小間隔が 0 以上、1 シンボル長以下の時間長で設定され、最大間隔が 1 シンボル長以上、2 シンボル長以下の時間長で設定されることを特徴とする、請求項 5 に記載の受信装置。

【請求項 7】

前記ゼロクロス 2 間隔判定部の所定間隔として、最小間隔が 1 シンボル長以上、2 シンボル長以下の時間長で設定されることを特徴とする、請求項 5 に記載の受信装置。

【請求項 8】

前記ゼロクロス 2 間隔判定部の所定間隔として、最大間隔が 2 シンボル長以上、3 シンボル長未満の時間長で設定されることを特徴とする、請求項 5 に記載の受信装置。

【請求項 9】

プリアンブルと特定パターンとデータとを含んだフレーム構造を持つデジタル変調された信号を受信する受信装置であって、受信信号を検波し、同相検波信号と直交検波信号を出力する検波部と、前記同相検波信号と前記直交検波信号からシンボルクロックを再生するクロック再生部と、前記シンボルクロックを基に、前記検波部の出力から特定パターンを検出し、前記データを受信中であることを示すフレーム受信信号を出力するフレーム受信検出部とを備え、

前記クロック再生回路は、前記同相検波信号と前記直交検波信号から、それぞれのゼロクロスの時間位置を検出し、同相ゼロクロス信号と直交ゼロクロス信号を出力するゼロクロス検出部と、

前記同相ゼロクロス信号と前記直交ゼロクロス信号から、それぞれの隣接するゼロクロスの時間間隔を求め、同相ゼロクロス間隔信号と直交ゼロクロス間隔信号と、前記ゼロクロス間隔信号の境界を示す同相間隔タイミング信号と直交間隔タイミング信号を出力するゼロクロス間隔検出部と、前記同相ゼロクロス間隔信号と前記直交ゼロクロス間隔信号から、それぞれの隣接するゼロクロス信号の中央の時間位置を示す同相ゼロクロス中央信号と直交ゼロクロス中央信号を出力するゼロクロス中央検出部と、前記同相ゼロクロス間隔信号と前記直交ゼロクロス間隔信号とが所定間隔内であるかを判定し、同相 1 間隔制御信号と直交 1 間隔制御信号を出力するゼロクロス 1 間隔判定部と、前記同相ゼロクロス間隔信号と前記直交ゼロクロス間隔信号、および、前記同相間隔タイミング信号と前記直交間隔タイミング信号から、隣接するゼロクロス間隔信号をそれぞれで加算し、ゼロクロス 2 間隔信号をそれぞれ算出し、前記同相ゼロクロス 2 間隔信号と前記直交ゼロクロス 2 間隔信号がそれぞれ所定間隔内であるかを判定し、同相 2 間隔制御信号と直交 2 間隔制御信号を出力するゼロクロス 2 間隔判定部と、前記同相 1 間隔制御信号と前記直交 1 間隔制御信号、および、前記同相 2 間隔制御信号と前記直交 2 間隔制御信号をもとに、前記同相ゼロクロス中央信号と前記直交ゼロクロス中央信号を、それぞれ有効または無効にし、同相有効位相情報信号と直交有効位相情報信号を出力するゼロクロス中央制御部と、前記同相有効位相情報信号と前記同相有効位相情報信号をもとにシンボルクロックを再生するクロック再生部と、所定のタイミングに基づいて前記同相ゼロクロス信号および前記直交ゼロクロス信号、または、前記同相有効ゼロクロス中央信号および前記直交有効ゼロクロス中央信号を切り替えるゼロクロス切替部と、前記ゼロクロス切替部が出力する同相位相誤差情報信号と直交位相誤差情報信号をもとに、シンボルクロックを生成するクロック生成部とを備えることを特徴とする、受信装置。

【請求項 10】

前記ゼロクロス 1 間隔判定部の所定間隔として、最小間隔が 0 以上、1 シンボル長以下の時間長で設定され、最大間隔が 1 シンボル長以上、2 シンボル長以下の時間長で設定されることを特徴とする、請求項 9 に記載の受信装置。

【請求項 11】

前記ゼロクロス 2 間隔判定部の所定間隔として、最小間隔が 1 シンボル長以上、2 シンボル長未満の時間長で設定されることを特徴とする、請求項 9 に記載の受信装置。

【請求項 12】

前記ゼロクロス 2 間隔判定部の所定間隔として、最大間隔が 2 シンボル長以上、3 シンボル長未満の時間長で設定されることを特徴とする、請求項 9 に記載の受信装置。

【書類名】 明細書

【発明の名称】 クロック再生回路およびこれを用いた受信装置

【技術分野】

【0001】

本発明は、有線または無線通信の分野において、受信信号から、データ判定のためのシンボルクロックを生成するクロック再生回路、および、これを用いた受信装置に関する。

【背景技術】

【0002】

有線または無線通信の分野では、データをフレーム単位に分割して送受信する技術が広く用いられている。具体的には、所定長に分割したデータの前に、プリアンプルやユニークワードなどを付加したフレームが使用されている。図2に、フレーム構成を示す。PRは、各フレームの先頭に設けられ、受信装置は、PRを受信中に、PRに続く部分（ユニークワードやデータなど）の受信状態を制御するために、利得制御、周波数同期、シンボル同期などの処理を行う。ここで、シンボル同期とは、シンボル中のアイパターンが最も開く識別点のタイミング、すなわち、シンボルクロックを受信機で再生することを意味し、クロック再生回路で生成する。

【0003】

クロック再生の一般的な手法に、同相軸と直交軸のゼロクロスの時間位置をそれぞれ検出し、これを用いてシンボルクロックを再生する方法がある。図3はクロック再生回路におけるクロックの調整を模式的に示した図である。クロック再生は、図3に示すように、再生したシンボルクロックを基準に、入力信号から得られる位相情報との位相誤差を検出し、この位相誤差Eが小さくなるように、再生するクロックの位相を調整する。以下において、ゼロクロス信号は、再生するクロックの位相を調整するための情報なので、位相誤差情報と呼ぶ。この位相誤差情報は、シンボル周期で連続に発生すると、位相誤差が同じになるので、引き込みが速くなるが、ジッタの影響によりシンボル周期から外れると引き込みが遅くなる。そのため、プリアンプルには、隣接シンボルの位相が180度反転する交番パターンが用いられ、受信装置では、交番パターンから連続的に得られる位相誤差情報を用いてシンボルクロックを生成し、これを基にシンボルの識別点タイミングを獲得し、受信データを得る。

【0004】

また、送信装置における送信信号と受信装置における受信信号との間には、両装置で用される局部発振器の周波数ずれや位相雑音などに起因して、位相ずれが生じる。このため、受信装置には周波数同期処理が必要で、受信信号の位相ずれを補正する位相誤差補正回路（PEC: Phase Error Correction）、または、受信機の局部発振器の発振周波数を直接制御する自動周波数同期回路（AFC: Automatic Frequency Control）により行われる。

【0005】

図4に、受信装置の構成を示す。検波部で得られる検波信号の位相誤差を位相補正回路で補正し、クロック再生部でシンボルクロックを生成する。なお、生成したシンボルクロックは、位相誤差補正回路の位相補正值を算出するためのシンボルクロックとしても用いられる。位相補正後の検波信号をシンボルクロックでデータ判定を行い、受信データを得る。

【0006】

通常、図4に示すように、シンボル同期の前段で周波数同期を行い、周波数同期とシンボル同期を両立させることで、正しい受信データを得ることができる。しかしながら、受信信号に含まれる周波数ずれに起因する位相ずれが大きくなると、ゼロクロス信号の周期性が乱れる。これは、本来、1シンボル周期であるはずのアイの開きが、1シンボル周期内に複数のアイが開くことで位相誤差情報が定まらなくなり、クロック再生が困難になる。これは、擬似的に発生するアイにクロックの位相を引き込もうとするからである。さらに、クロック再生回路が生成したシンボルクロックを基にする位相誤差補正回路での位相

補正に誤りが生じ、結果として、受信データに誤りが生じてしまう。なお、以下において、周波数ずれに起因する検波信号の位相ずれと、再生するシンボルクロックの位相誤差とは異なるパラメータである。

【0007】

ゼロクロス信号を位相情報としてシンボルクロック再生を行う場合、従来、特許文献1に示されるように位相誤差信号のうち有効な信号のみを選択する方法がある。

図37は、特許文献1に記載されたクロック再生回路におけるエラー選択回路の構成を示すブロック図である。図37に示すエラー選択回路は、ゼロポイント情報をTカウント回路3700でカウントし、エラー選択制御信号発生器3701で所定の範囲内にあるかを判定する。さらに、Dフリップフロップ回路で記憶されている1つ前のTcountも評価し、エラー選択制御信号3710とする。

【0008】

このように、上記従来のエラー選択回路は、現在のゼロクロスポイントの時間間隔と一つ前のゼロクロスポイントの時間間隔が、共に設定した最大間隔と最小間隔の範囲内のビットクロック時間であるときには、位相検出器の出力位相誤差信号はほぼ正確な位相誤差を示しているものと判断して位相検出器の出力位相誤差信号を出力し、少なくともいずれか一方が設定した最大間隔と最小間隔の範囲外のビットクロック時間であるときには、位相検出器の出力位相誤差信号は確からしくないと判断して無効にする。このように、位相誤差が累積した反転間隔が長いゼロポイント情報と、信頼性が低い反転間隔が短く信号のレベルが小さいゼロポイント情報を無効にし、反転間隔が設定した範囲内にある位相誤差情報のみを有効にすることで、位相揺れ、ビットスリップなどを誘発することなく、安定した位相追従性能を実現する。

【特許文献1】特許公開2001-35095号公報

【特許文献2】特許第2506748号公報

【発明の開示】

【発明が解決しようとする課題】

【0009】

上記従来のエラー選択回路は、DVD (Digital Versatile Disc) などの記録媒体の記録情報を再生するデジタル信号再生装置における2値デジタル信号に適用されるもので、本発明が対象とする有線または無線通信において、フレーム化された変調信号でバースト伝送を行う際、フレーム先頭における初期段階において、受信信号に周波数ずれを含む状況でシンボル同期を行うと、以下に述べるような課題が生じる。

【0010】

例えば、信号が $\pi/4$ シフトDQPSK (Differential Quadrature Phase Shift Keying) 方式で変調されている場合を考える。通常、PRにおける交番パターンのビット系列に、「10 01」の繰り返しパターンが用いられ、クロック再生回路は、この系列パターンに内在する周期性のある信号を位相情報とすることで、シンボルクロックを再生する。なお、2つのビット (X_n 、 X_{n+1}) に対する位相遷移量を図5に示す。

【0011】

図6は、 $\pi/4$ シフトDQPSK方式による検波信号の交番パターン時の遷移を示す。このように、位相 $-\pi/4$ の信号点 (図6中、A点) と位相 $3\pi/4$ の信号点 (図6中、B点) を交互に遷移する。ここで、A点からB点に遷移する遷移ABと、B点からA点に遷移する遷移BAは、交番軸に対して必ず同じ方向に遷移をする。以下において、このような遷移を「弓形」の遷移と称する。この理由を以下に述べる。

【0012】

図7は、 $\pi/4$ シフトDQPSK方式による検波前信号の交番パターン時の遷移を示す。ここで、図8に示す信号の遷移の中間点 (M_{an} 、 M_{bn} $n=1, 2, 3, 4$) に着目すると

$$\begin{array}{ll}
 M_{a1}: m_a \cdot \exp(\pi/8), & M_{b1}: m_b \cdot \exp(3\pi/8) \\
 M_{a2}: m_a \cdot \exp(5\pi/8), & M_{b2}: m_b \cdot \exp(7\pi/8) \\
 M_{a3}: m_a \cdot \exp(9\pi/8), & M_{b3}: m_b \cdot \exp(11\pi/8) \\
 M_{a4}: m_a \cdot \exp(13\pi/8), & M_{b4}: m_b \cdot \exp(15\pi/8)
 \end{array}$$

で表される。よって、隣接する中間点(M_{a1} と M_{b1} 、 M_{b1} と M_{a2} 、 M_{a2} と M_{b2} 、 M_{b2} と M_{a3} 、 M_{a3} と M_{b3} 、 M_{b3} と M_{a4} 、 M_{a4} と M_{b4} 、 M_{b4} と M_{a1})における遅延検波出力は、どの組み合わせにおいても、

(数1)

$$m_a m_b \cdot \exp(\pi/4)$$

となる。これは、遅延検波信号の遷移が2つの信号点の中間において、必ず $\pi/4$ の位相方向に成分をもつことを示す。すなわち、交番軸に対して同じ方向を遷移することを意味する。このため、 $\pi/4$ シフトDQPSK方式では、ビット系列が「10 01」の繰り返しパターンの場合、遅延検波の信号遷移が弓形になる。

【0013】

次に、信号に周波数ずれが加わると、弓形の性質をもつが故に、信号の遷移中、片方軸では2回以上のゼロクロスが発生する現象を説明する。

図9は、位相ずれがない場合のゼロクロス信号のタイミングチャートである。図6の信号遷移からもわかるように、位相ずれがない場合、同相軸と直交軸のそれぞれで、シンボル周期でゼロクロスが発生するため、再生するシンボルクロックに対して、同相軸と直交軸の両軸のゼロクロス信号が、1シンボル間隔で発生し、連続して同じ位相誤差 E_I 、 E_Q になる。したがって、クロックの位相誤差情報として有効である。

【0014】

図10は、図6に示す検波信号に、+45度の位相ずれと雑音を加えた場合の信号遷移を模式的に示した図である。図10に示すように、雑音を加わると、信号点が分散し、信号遷移の軌跡に幅が生じる。

図11は、図10に示す検波信号が、同相軸と直交軸を交差する様子を示した模式図である。遷移ABの殆どは、以下の4通りに分類される。

【0015】

遷移 AB_{12} : 信号が第1象限→第2象限に遷移する場合。

遷移 AB_{123} : 信号が第1象限→第2象限→第3象限に遷移する場合。

遷移 AB_{412} : 信号が第4象限→第1象限→第2象限に遷移する場合。

遷移 AB_{4123} : 信号が第4象限→第1象限→第2象限→第3象限に遷移する場合。

図12は、遷移 AB_{4123} におけるゼロクロス信号と位相誤差を示す模式図である。

【0016】

ここで、遷移 AB_{4123} において、ゼロクロス信号は同相軸と直交軸で、それぞれ図12に示すように発生する。留意すべきは同相成分の位相誤差 E_I で、信号遷移が弓形であるが故に、1シンボル周期内で少なくとも2回のゼロクロス信号が発生する。

ここで、入力信号がPRに対応するもので、検波信号が交番する場合に、特許文献1に示されるエラー選択回路を用いて位相誤差情報の有効性を判断することを考える。例えば、1シンボル周期内で2回のゼロクロス信号が発生し、その周期が等間隔($=0.5T$: T はシンボル周期)である場合を考える。この場合、本来、捕捉すべきアイパターンの左右に、偽のアイが存在することになる。このような信号から真のアイを特定して位相誤差情報として抽出することが必要になるが、特許文献1の従来のエラー選択回路において、 T_{cmin} を $0.5T$ より小さく設定すると、シンボル周期当たり2回のすべてのゼロクロス信号が有効となってしまうのでクロック再生が不安定になる。逆に、 T_{cmin} を $0.5T$ より大きく設定すると、全てのゼロクロス信号を無効にしてしまうので、位相誤差情報を検出することができず、クロック再生が不可能になる。このように、従来のエラー選択回路を周波数ずれによる検波軸の位相ずれのもとでPR交番パターン受信時に適用した場合、正常なクロックの引き込み動作が実現できない現象が生じる問題があった。

【0017】

それ故に、本発明の目的は、1シンボル周期にゼロクロス点が複数回発生するような信号に対して安定に動作するクロック再生回路、およびこれを用いた受信装置を提供することである。

【課題を解決するための手段】

【0018】

第1の発明は、プリアンプルを含む入力信号からシンボルクロックを再生するクロック再生回路である。このクロック再生回路は、入力信号からゼロクロスの時間位置を検出し、ゼロクロス信号を求めるゼロクロス検出部と、ゼロクロス信号から隣接するゼロクロス時間位置の時間間隔であるゼロクロス間隔信号と、ゼロクロス間隔信号の境界を示す間隔タイミング信号を求めるゼロクロス間隔検出部と、ゼロクロス間隔信号が所定間隔内であるかを判定し、1間隔制御信号を出力するゼロクロス1間隔判定部と、ゼロクロス間隔信号と間隔タイミング信号に基づき隣接するゼロクロス間隔信号を加算してゼロクロス2間隔信号を求め、ゼロクロス2間隔信号が所定間隔内であるかを判定し、2間隔制御信号を出力するゼロクロス2間隔判定部と、1間隔制御信号と2間隔制御信号をもとに、ゼロクロス信号を有効または無効にし、有効位相情報信号を出力するゼロクロス制御部と、有効位相情報信号をもとに入力信号のシンボルクロックを生成するクロック生成部を備えている。

【0019】

ゼロクロス1間隔判定部の所定間隔は、最小間隔が0以上、1シンボル長以下の時間長で設定され、最大間隔が1シンボル長以上、2シンボル長以下の時間長で設定されているもよい。

ゼロクロス2間隔判定部の所定間隔は、最小間隔が1シンボル長以上、2シンボル長以下の時間長で設定されているもよい。また、最大間隔が2シンボル長以上、3シンボル長未満の時間長で設定されているもよい。

【0020】

第2の発明は、プリアンプルと特定パターンとデータとを含んだフレーム構造を持つデジタル変調された信号を受信する受信装置である。この受信装置は、受信信号を検波し、同相検波信号と直交検波信号を出力する検波部と、同相検波信号と直交検波信号からシンボルクロックを再生するクロック再生部と、シンボルクロックを基に、検波部の出力から特定パターンを検出し、データを受信中であることを示すフレーム受信信号を出力するフレーム受信検出部とを備える。クロック再生回路は、同相検波信号と直交検波信号から、それぞれのゼロクロスの時間位置を検出し、同相ゼロクロス信号と直交ゼロクロス信号を出力するゼロクロス検出部と、同相ゼロクロス信号と直交ゼロクロス信号から、それぞれの隣接するゼロクロスの時間間隔を求め、同相ゼロクロス間隔信号と直交ゼロクロス間隔信号と、ゼロクロス間隔信号の境界を示す同相間隔タイミング信号と直交間隔タイミング信号を出力するゼロクロス間隔検出部と、同相ゼロクロス間隔信号と直交ゼロクロス間隔信号とが所定間隔内であるかを判定し、同相1間隔制御信号と直交1間隔制御信号を出力するゼロクロス1間隔判定部と、同相ゼロクロス間隔信号と直交ゼロクロス間隔信号、および、同相間隔タイミング信号と直交間隔タイミング信号に基づいて、隣接するゼロクロス間隔信号をそれぞれで加算してゼロクロス2間隔信号をそれぞれ算出し、同相ゼロクロス2間隔信号と直交ゼロクロス2間隔信号がそれぞれ所定間隔内であるかを判定して、同相2間隔制御信号と直交2間隔制御信号を出力するゼロクロス2間隔判定部と、同相1間隔制御信号と直交1間隔制御信号、および、同相2間隔制御信号と直交2間隔制御信号をもとに、同相ゼロクロス信号と直交ゼロクロス信号を、それぞれ有効または無効にし、同相有効位相情報信号と直交有効位相情報信号を出力するゼロクロス制御部と、同相有効位相情報信号と同相有効位相情報信号をもとにシンボルクロックを再生するクロック再生部と、所定のタイミングに基づいて同相ゼロクロス信号および直交ゼロクロス信号、または、同相有効ゼロクロス信号および直交有効ゼロクロス信号を切り替えるゼロクロス切替部と、ゼロクロス切替部が出力する同相位相誤差情報信号と直交位相誤差情報信号をもと

に、シンボルクロックを生成するクロック生成部とを備える。

【0021】

ゼロクロス 1 間隔判定部の所定間隔は、最小間隔が 0 以上、1 シンボル長以下の時間長で設定され、最大間隔が 1 シンボル長以上、2 シンボル長以下の時間長で設定されているもよい。

ゼロクロス 2 間隔判定部の所定間隔は、最小間隔が 1 シンボル長以上、2 シンボル長以下の時間長で設定されているもよい。また、最大間隔が 2 シンボル長以上、3 シンボル長未満の時間長で設定されているもよい。

【0022】

第 3 の発明は、プリアンプルと特定パターンとデータとを含んだフレーム構造を持つデジタル変調された信号を受信する受信装置である。受信信号を検波し、同相検波信号と直交検波信号を出力する検波部と、同相検波信号と直交検波信号からシンボルクロックを再生するクロック再生部と、シンボルクロックを基に、検波部の出力から特定パターンを検出し、データを受信中であることを示すフレーム受信信号を出力するフレーム受信検出部とを備える。クロック再生回路は、同相検波信号と直交検波信号から、それぞれのゼロクロスの時間位置を検出し、同相ゼロクロス信号と直交ゼロクロス信号を出力するゼロクロス検出部と、同相ゼロクロス信号と直交ゼロクロス信号から、それぞれの隣接するゼロクロスの時間間隔を求め、同相ゼロクロス間隔信号と直交ゼロクロス間隔信号と、ゼロクロス間隔信号の境界を示す同相間隔タイミング信号と直交間隔タイミング信号を出力するゼロクロス間隔検出部と、同相ゼロクロス間隔信号と直交ゼロクロス間隔信号から、それぞれの隣接するゼロクロス信号の中央の時間位置を示す同相ゼロクロス中央信号と直交ゼロクロス中央信号を出力するゼロクロス中央検出部と、同相ゼロクロス間隔信号と直交ゼロクロス間隔信号とが所定間隔内であるかを判定し、同相 1 間隔制御信号と直交 1 間隔制御信号を出力するゼロクロス 1 間隔判定部と、同相ゼロクロス間隔信号と直交ゼロクロス間隔信号、および、同相間隔タイミング信号と直交間隔タイミング信号から、隣接するゼロクロス間隔信号をそれぞれで加算し、ゼロクロス 2 間隔信号をそれぞれ算出し、同相ゼロクロス 2 間隔信号と直交ゼロクロス 2 間隔信号がそれぞれ所定間隔内であるかを判定し、同相 2 間隔制御信号と直交 2 間隔制御信号を出力するゼロクロス 2 間隔判定部と、同相 1 間隔制御信号と直交 1 間隔制御信号、および、同相 2 間隔制御信号と直交 2 間隔制御信号に基づき、同相ゼロクロス中央信号と直交ゼロクロス中央信号を、それぞれ有効または無効にし、同相有効位相情報信号と直交有効位相情報信号を出力するゼロクロス中央制御部と、同相有効位相情報信号と同相有効位相情報信号を基にシンボルクロックを再生するクロック再生部と、所定のタイミングに基づいて同相ゼロクロス信号および直交ゼロクロス信号、または、同相有効ゼロクロス中央信号および直交有効ゼロクロス中央信号を切り替えるゼロクロス切替部と、ゼロクロス切替部が出力する同相位相誤差情報信号と直交位相誤差情報信号をもとに、検波部の出力信号を読み取るシンボルクロックを生成するクロック生成部とを備える。

【0023】

ゼロクロス 1 間隔判定部の所定間隔は、最小間隔が 0 以上、1 シンボル長以下の時間長で設定され、最大間隔が 1 シンボル長以上、2 シンボル長以下の時間長で設定されているもよい。

ゼロクロス 2 間隔判定部の所定間隔は、最小間隔が 1 シンボル長以上、2 シンボル長未満の時間長で設定されているもよい。また、最大間隔が 2 シンボル長以上、3 シンボル長未満の時間長で設定されているもよい。

【発明の効果】

【0024】

上記第 1 の発明によれば、入力信号のゼロクロスする間隔について、1 つの間隔と、隣接する 2 つの間隔を合わせた 2 間隔について、個別に所定間隔を設けて、ゼロクロス間隔がその所定間隔内にあるかどうかを判定し、有効とされたゼロクロス信号のみをクロック生成部の有効位相誤差情報とする。これにより、プリアンプルに内在する周期性をより有

効に抽出することができるので、再生するシンボルクロックの位相の引き込みを速くすることができる。ゼロクロス1間隔の所定間隔として、最小間隔が0以上、1シンボル長以下の時間長で設定され、最大間隔が1シンボル長以上、2シンボル長以下の時間長で設定されるので、雑音による変動に対応することができる。ゼロクロス2間隔判定部の所定間隔は、最小間隔が1シンボル長以上、2シンボル長未満の時間長で設定されるので、0.5シンボル周期未満でゼロクロス信号が連続発生するようなゼロクロス信号を無効にするので、再生するシンボルクロックの位相の引き込みを速くすることができる。

【0025】

上記第2の発明によれば、プリアンプルと特定パターンとデータとを含んだフレーム構造を持つデジタル変調された信号が、周波数ずれを含んでいても、フレーム先頭に位置するプリアンプルを用いて、プリアンプルに内在する周期性を有効に抽出することができるので、再生するシンボルクロックの位相の引き込みを速くすることができる。

ゼロクロス1間隔の所定間隔として、最小間隔が0以上、1シンボル長以下の時間長で設定され、最大間隔が1シンボル長以上、2シンボル長以下の時間長で設定されるので、雑音による変動に対応することができる。ゼロクロス2間隔判定部の所定間隔は、最小間隔が1シンボル長以上、2シンボル長未満の時間長で設定されるので、周波数ずれに伴って、0.5シンボル周期未満でゼロクロス信号が連続発生するようなゼロクロス信号を無効にするので、信号に周波数ずれを含んでいても、再生するシンボルクロックの位相の引き込みを速くすることができる。

【0026】

上記第2の発明によれば、ゼロクロス1間隔判定部とゼロクロス2間隔判定部によるゼロクロス間隔の判定に加え、隣接するゼロクロスの中央の時間位置を有効位相誤差信号とするので、プリアンプルと特定パターンとデータとを含んだフレーム構造を持つデジタル変調された信号が、周波数ずれを含んでいても、フレーム先頭に位置するプリアンプルを用いて、プリアンプルに内在する周期性を、さらに効果的に抽出することができるので、再生するシンボルクロックの位相の引き込みを速くすることができる。

【0027】

ゼロクロス1間隔の所定間隔として、最小間隔が0以上、1シンボル長以下の時間長で設定され、最大間隔が1シンボル長以上、2シンボル長以下の時間長で設定されるので、雑音による変動に対応することができる。ゼロクロス2間隔判定部の所定間隔は、最小間隔が1シンボル長以上、2シンボル長未満の時間長で設定されるので、周波数ずれに伴って、0.5シンボル周期未満でゼロクロス信号が連続発生するようなゼロクロス信号を無効にするので、信号に周波数ずれを含んでいても、再生するシンボルクロックの位相の引き込みを速くすることができる。

【発明を実施するための最良の形態】

【0028】

(第1の実施形態)

図1は、本発明の第1の実施形態に係るクロック再生回路の構成を示すブロック図である。図1に示すクロック再生回路1は、ゼロクロス検出部101と、ゼロクロス間隔検出部102と、ゼロクロス1間隔検出部103と、ゼロクロス2間隔検出部104と、ゼロクロス制御部105とゼロクロス切替部106と、クロック生成部107と、フレーム受信検出部108とを備える。クロック再生回路1には、図2に示されるフレーム構造をした検波信号が入力される。

【0029】

図4は、クロック再生回路1を含む受信装置4の構成を示すブロック図である。図4に示すように、クロック再生回路1の前段には、検波部401と位相誤差補正回路402とが設けられ、後段にデータ判定部403を設ける。受信装置4は、送信装置(図示せず)からデジタル変調された信号を受信する。検波部401は、受信信号410を検波し、検波信号411を出力する。位相誤差補正回路402は、最適な識別点のタイミングをクロック再生回路1が出力するシンボルクロック128から獲得し、位相ずれの補正値を算

出して検波信号 411 の位相ずれを補正する。データ判定部 403 は再生したシンボルクロック 128 をもとに特定されるシンボル識別点から受信データ 413 を得る。

【0030】

クロック再生回路 1 には、位相補正された検波信号 412 が入力される。以下において、検波信号 411 は、一例として $\pi/4$ シフト DQPSK 方式の変調信号を遅延検波した信号である場合を仮定する。クロック再生回路 1 の入力信号 412 は、図 2 に示すフレームの形態をとる。フレームは、先頭から順に、PR 部、UW 部と、データ部とを含んでいる。データ部は、フレームの末尾に配置される。PR 部には、隣接する 2 つのシンボル間で、シンボルの位相角が 180 度反転するデータパターンが設定される。以下、このようにシンボルの位相角が交互に 180 度ずつ反転することを「シンボルが交番する」といい、シンボルが交番するパターンを「交番パターン」という。PR 部には、所定数のシンボルが交番するデータパターン、すなわち、所定長の交番パターンが設定される。UW 部には、フレーム同期を確立するためのデータパターンが設定される。データ部には、所定長の分割されたデータが設定される。

【0031】

図 1 は、本発明の第 1 の実施形態に係るクロック再生回路 1 の構成を示すブロック図で、各ブロックの動作を、図を用いて説明する。

図 13 は、ゼロクロス検出部 101 の詳細な構成を示すブロック図である。ゼロクロス検出部 101 は、サンプル遅延器 1300、1301 と、排他的論理和回路 1302、1303 を含む。サンプル遅延器 1300、1301 は、同相検波信号の符号 112 と直交検波信号の符号 113 を、それぞれ 1 サンプル遅延させ、現在の信号と 1 サンプル遅延した信号とで排他的論理和を取ることで、検波信号の符号 112、113 の変化を検出する。すなわち、検波信号 412 の同相成分と直交成分に対し、それぞれのゼロクロスを検出し、同相ゼロクロス信号 114 と直交ゼロクロス信号 115 を出力する。以下の説明において、同相と直交を略して、単にゼロクロス信号と称した場合は、同相と直交の両方を含む。他の名称についても同様に扱う。

【0032】

図 14 は、ゼロクロス間隔検出部 102 の詳細な構成を示すブロック図である。ゼロクロス間隔検出部 102 は、カウンタ 1400 とレジスタ 1401 を含む。ゼロクロス信号 114、115 をリセット信号として、外部から供給されるサンプリングクロック 141 が入力される度にカウントアップする。レジスタ 1401 はカウンタ値 1410 が 0 のときに、直前に保持していた値をゼロクロス間隔信号 116、118 として出力する。さらに、ゼロクロス信号 114、115 を遅延調整した後、ゼロクロス間隔信号 116、118 の区切りを示す間隔タイミング信号 117、119 として出力する。なお、図 14 では同相成分に関する信号を示したが、直交成分についても同様に処理される。

【0033】

ゼロクロス 1 間隔判定部 103 は、最小 1 間隔長 $T1min$ と、最大 1 間隔長 $T1max$ を閾値として、同相ゼロクロス間隔信号 116 と直交ゼロクロス間隔信号 118 をそれぞれ判定し、同相 1 間隔制御信号 120 と直交 1 間隔制御信号 121 を出力する。 $T1min \leq L1 \leq T1max$ であれば、1 間隔制御信号を有効（ここではハイレベル、以降、ハイレベルを H レベルと称する）に設定し、それ以外であれば、無効（ここではローレベル、以降、ローレベルを L レベルと称する）に設定する。

【0034】

図 15 は、ゼロクロス 1 間隔判定部 103 の信号タイミングを示す模式図である。図 15 において、 $L1(N+1)$ と $L1(N+3)$ の区間において無効（L レベル）になることを示す。

図 16 は、ゼロクロス 2 間隔判定部 104 の詳細な構成を示すブロック図である。ゼロクロス 2 間隔判定部 104 は、ゼロクロス間隔記憶部 1600、1601、加算器 1602、1603、2 間隔判定部 1604、1605 を含む。同相ゼロクロス間隔信号 116 は、ゼロクロス間隔記憶部 1600 で、同相間隔検出信号 117 が発生する度に順次記憶

される。加算器 1602 で、現在の同相ゼロクロス間隔信号 116 と、一つ前の同相ゼロクロス間隔 1610 を加算し、同相ゼロクロス 2 間隔信号 1612 を算出する。そして、2 間隔判定部 1604 で、最小 2 間隔長 T_{2min} と、最大 2 間隔長 T_{2max} を閾値として、同相ゼロクロス 2 間隔長 1612 が所定の範囲内であるかを判定する。

【0035】

図 17 は、同相ゼロクロス 2 間隔判定部 104 における信号の遷移を示すタイミングチャートである。同相ゼロクロス間隔信号 116 と同相間隔タイミング信号 117 が組みになって入力する。同相間隔タイミング信号 117 の立下りで、ゼロクロス間隔記憶部 1600 を更新していく。同相間隔タイミング信号 117 の立ち上がりで、同相ゼロクロス間隔信号 116 と同相ゼロクロス間隔遅延信号 1610 との加算結果を保持し、同相ゼロクロス 2 間隔信号 1612 が算出される。そして、同相ゼロクロス 2 間隔信号 1612 が、 T_{2min} 以上、 T_{2max} 以下であれば、同相 2 間隔制御信号 122 を有効（H レベル）にし、それ以外であれば、無効（L レベル）に設定される。なお、直交成分についても同様に、直交ゼロクロス間隔信号 118 を判定し、直交 2 間隔制御信号 123 が出力される。

【0036】

図 18 は、ゼロクロス制御部 105 の詳細な構成を示すブロック図である。ゼロクロス制御部 105 は遅延調整部 1800 と論理和回路 1801、1802、1803、1804 を含む。ゼロクロス制御部 105 は、1 間隔制御信号 120、121 と、2 間隔制御信号 122、123 とをもとに、ゼロクロス信号 114、115 を有効（H レベル）または無効（L レベル）なるよう制御を行う。遅延調整部 1800 は、ゼロクロス信号 114、115 を所定時間長 T_{set} だけ遅延させ、ゼロクロス信号 114、115 と、1 間隔制御信号 120、121、および 2 間隔制御信号 122、123 との間のタイミング関係が調整される。

【0037】

図 19 は、ゼロクロス制御部 105 における信号の遷移を示す同相軸に関するタイミングチャートである。図 19 において、入力の同相ゼロクロス信号 114 を、Z I a から Z I h で識別する。Z I c は一つ前のゼロクロス信号 Z I b との間隔 $L I b c$ が T_{1min} より小さいので、前段のゼロクロス 1 間隔判定部 103 で、同相ゼロクロス間隔信号 124 が L レベルに変化している。また、同相ゼロクロス信号 Z I f は、2 つ前のゼロクロス信号 Z I d との間隔 $L 2 d f$ が、 T_{2min} より小さいので、前段のゼロクロス 1 間隔判定部 103 で、同相ゼロクロス 2 間隔信号 1612 が L レベルに変化している。ゼロクロス制御部 105 は、同相 1 間隔制御信号 120 または同相 2 間隔制御信号 122 のどちらかが無効（L レベル）の場合に、同相ゼロクロス遅延信号 1810 を無効にするので、Z I c と Z I f が無効になる。以上、同相軸に関する信号について述べたが、直交軸に関しても同様な処理が行われる。

【0038】

このようにゼロクロス制御部 105 は、ゼロクロス 1 間隔とゼロクロス 2 間隔がともに H レベル（有効）である場合に限って、ゼロクロス信号を出力する。

図 20 は、ゼロクロス切替部 106 の詳細な構成を示すブロック図である。ゼロクロス切替部は切替部 2000 を備える。フレームの受信に際し、PR と UW を受信するまで、すなわち、フレーム受信信号が L レベルの場合は、同相有効ゼロクロス信号 124 と直交有効ゼロクロス信号 125 を、それぞれ、同相位相誤差情報 126 と直交位相誤差情報 127 として出力し、UW を受信した後、すなわち、フレーム受信信号が H レベルの場合は同相ゼロクロス信号 114 および直交ゼロクロス信号 115 を位相誤差情報として出力する。

【0039】

図 21 は、クロック生成部 107 の詳細な構成を示すブロック図である。本発明の主たる目的は、位相誤差情報（ここではゼロクロス信号）の効果的な抽出方法を示すことであるので、クロック生成部 107 に関する詳細な動作説明について概説にとどめる。クロッ

ク生成部 107 は、位相誤差検出部 2100、ループフィルタ部 2101、デジタル VCO 部 2102 を含む。位相誤差検出部 2100 は、デジタル VCO 部 2102 が出力するシンボルクロック 128 のタイミングを基に、入力する位相誤差情報の位相を評価し、シンボルクロック 128 と位相誤差情報の位相との差を位相誤差信号として出力する。ループフィルタ部 2101 は、位相誤差信号に対して平滑処理を行い、周波数制御値を出力する。デジタル VCO は、周波数制御値をもとに、シンボルクロック 128 を生成する。

【0040】

図 22 は、フレーム受信検出部 128 の詳細な構成を示すブロック図である。

フレーム受信検出部 108 は、UW 検出部 2200 とフレーム終端検出部 2201 とフレーム受信信号生成部 2202 を備える。UW 検出部 2202 は、検波信号 110、111 とシンボルクロック 128 を基に UW を検出し、UW 検出信号 2210 を出力する。フレーム終端検出部 2201 は、フレームの終端を検出し、フレーム終端検出信号 2211 を出力する。フレーム受信信号生成部 2202 は、UW 検出信号 2210 とフレーム終端検出信号 2211 とを基に、フレーム受信信号 129 を出力する。このように、フレーム受信検出部 108 は、フレームの受信状態を制御する信号であるフレーム受信信号 129 を出力する。

【0041】

図 23 は、フレーム受信信号 129 のタイミングチャートを示す模式図である。

PR の先頭を受信しているとき、すなわち、UW が受信されるまでは L レベルで、UW を検出後、データ部を受信している間は H レベルを維持する。したがって、ゼロクロス切替部は、フレーム受信信号が L レベルであれば、有効ゼロクロス信号を出力し、H レベルであればゼロクロス信号を出力する。

【0042】

以上のように、本発明の第 1 の実施形態に係るクロック再生回路 1 は、ゼロクロスする 1 つの時間間隔であるゼロクロス 1 間隔だけでなく、隣接するゼロクロス間隔を加算したゼロクロス 2 間隔についても、ゼロクロス 1 間隔の判定の場合とは別の所定間隔で判定する。そして、ゼロクロス 1 間隔とゼロクロス 2 間隔がともにそれぞれ所定の範囲内である場合に、ゼロクロス信号を有効にする。すなわち、確からしいアイのみを位相誤差情報にするので、バースト先頭におけるクロック再生の位相引き込みを速くすることが特徴である。

【0043】

また、本発明の第 1 の実施形態に係るクロック再生部 1 は、フレーム先頭において位相誤差補正回路 402 の補正値の引き込みの段階で、検波信号 142 が位相ずれを含んだ状態であっても、クロックの位相引き込みを行うことができる。クロック再生回路 1 がシンボルクロック 128 の位相を引き込むと、位相誤差補正回路 402 が正しい補正値で位相誤差を補正することができる。したがって、UW 以降は位相ずれが補正された検波信号 142 でクロック再生が行われ、クロック再生回路 1 と位相誤差補正回路 402 はともに安定に動作する。

【0044】

次に、本発明の第 1 の実施形態に係るクロック再生回路 1 の具体的な動作例として、受信信号の $\pi/4$ シフト DQPSK 信号が、周波数ずれと雑音を含んだ場合で説明する。

図 24 は、位相ずれ +45 度と雑音を含む $\pi/4$ シフト DQPSK の検波信号の交番パターン時の遷移を示す。検波部 401 に入力する信号は、サンプリングされたデジタル信号であって、1 シンボルあたり 12 サンプルでサンプリングされているものとする。入力信号を

(数 2)

$$S(n) = I(n) + j \cdot Q(n) \quad (n=0, 1, 2, 3, \dots)$$

とし、同相成分を $I(n)$ 、直交成分を $Q(n)$ とする。

【0045】

検波部 401 で、1 シンボルの時間長だけ遅延させた信号と遅延検波を行う。遅延検波出力を $D(n)$ とすると、 $D(n)$ は、

(数 3)

$$D(n) = \{I(n) + j \cdot Q(n)\} \cdot \{I(n-12) + j \cdot Q(n-12)\}^* \quad (n=12, 13, 14, \dots)$$

と表される。なお、式の中で、* は複素共役を示す。

【0046】

クロック再生回路 1 には、遅延検波出力 $D(n)$ が位相誤差補正回路 402 で位相補正された信号が入力する。具体的には、位相補正された同相検波信号の符号 112 と直交検波信号の符号 113 が入力される。ゼロクロス検出部 101 ではそれぞれの符号変化を前後のサンプルで評価し、同相ゼロクロス信号と直交ゼロクロス信号を出力する。ゼロクロス信号は、符号変化がある場合に 1 サンプルの時間長で H レベルになる。

【0047】

図 25 は、位相ずれ +45 度と雑音を含んだ検波信号の同相軸成分に関する信号のタイミングチャートの一部を示す。

図 25 において、同相ゼロクロス信号が H レベルになった時間位置を、時間の古い順に、Z1a、Z1b、Z1c、Z1d、Z1e、Z1f、Z1g とする。ゼロクロス間隔検出部 116 で、同相ゼロクロス信号 116 が発生したサンプル間隔をカウントする。図 25 において、Z1a と Z1b のサンプル間隔が 5 サンプルであることを示す。同相ゼロクロス間隔信号 116 は、ゼロクロス 1 間隔判定部 103 で、最小間隔 $T1min$ と最大間隔 $T1max$ の所定範囲内にあるかを判定する。

【0048】

ここで、ゼロクロス信号は、雑音の影響により、周波数ずれがない場合、1 シンボル間隔を中心に、前後に変動する。したがって、雑音の影響を考慮して、最小間隔 $T1min$ と最大間隔 $T1max$ を設定する必要がある。例えば、 $T1min = 0.5T = 6$ サンプル、 $T1max = 1.5T = 18$ サンプルに設定する。なお、 T はシンボル周期である。

したがって、ゼロクロス 1 間隔判定部 103 では、同相ゼロクロス間隔信号 116 について、6 サンプル以上、18 サンプル以下の間隔、すなわち、Z1b と Z1c 間の L11bc と、Z1d と Z1e 間の L11de と、Z1e と Z1f 間の L11ef で有効になり、同相 1 間隔長制御信号 120 が H レベルで出力される。一方、Z1a と Z1b 間の L11ab と、Z1c と Z1d 間の L11cd で無効になるため、同相 1 間隔長制御信号 120 が L レベルで出力される。

【0049】

さらに、同相ゼロクロス間隔信号 116 はゼロクロス 2 間隔判定部 104 にも入力される。ゼロクロス 2 間隔判定部 104 は、図 16 に示すようにゼロクロス間隔記憶部 160 で、同相間隔タイミング信号 117 が出力されるたびに、同相ゼロクロス間隔信号 116 を記憶する。そして、同相ゼロクロス間隔信号 116 とゼロクロス間隔記憶部 160 で記憶されている値とが加算されて同相ゼロクロス 2 間隔信号 1612 が算出される。図 25 において、Z1a と Z1c 間の間隔 $L21ac = 5 + 6 = 11$ 、Z1b と Z1d 間の間隔 $L21bd = 6 + 5 = 11$ 、Z1d と Z1f 間の間隔 $L21df = 5 + 7 = 12$ 、Z1e と Z1g 間の間隔 $L21eg = 7 + 6 = 13$ となる。これらの同相ゼロクロス 2 間隔信号 1612 は、2 間隔判定部 1604 で、最小間隔 $T2min$ と最大間隔 $T2max$ の範囲内であることを判定される。

【0050】

ここで、PR 部は交番パターンなので、理想的には 2 シンボル周期で 2 回のゼロクロスが発生するのが望ましい。しかし、位相ずれがある場合に、振幅変動が短くなる方の軸のゼロクロス信号は、発生周期が乱れ、1 シンボル周期内に複数のゼロクロスが発生しうる (図 25 においては、同相軸)。一方、振幅変動が長くなる方の軸のゼロクロス信号は、1 シンボル周期で発生し、その雑音による変動は小さくなる (図 25 においては、直交軸)。したがって、2 シンボル周期で 2 回発生するゼロクロス信号を有効にし、1 シンボル

周期から外れた時間間隔で発生するゼロクロス信号を無効になるように、最小間隔 T_{2min} と最大間隔 T_{2max} を設定すれば、同相軸と直交軸のゼロクロス信号から、効果的に位相誤差情報を抽出することができる。そこで、 $T_{2min} = T \times 1.5 = 12 \times 1.5 = 18$ サンプル、 $T_{2max} = T \times 2.5 = 12 \times 2.5 = 30$ サンプルと設定する。

【0051】

図 25 において、同相ゼロクロス 2 間隔信号 1612 はすべて、18 サンプル以下であるので、同相 2 間隔制御信号 122 は L レベル（無効）で出力される。したがって、同相ゼロクロス遅延信号 1810 は、すべて無効化されて、有効同相ゼロクロス信号 124 は L レベルのままになる。

このように、交番パターンにおいて、ゼロクロスの発生間隔が短くなる場合、ゼロクロスの発生間隔について 1 つの間隔だけで判定すると有効になる場合でも、2 つの間隔も合わせて判定すると無効になる。したがって、より正確に有効なアイを選別し、有効な位相誤差情報を得ることができる。

【0052】

同様に、直交軸のゼロクロスについて述べる。

図 26 は、位相ずれ +45 度と雑音を含んだ検波信号の直交軸成分に関する信号のタイミングチャートの一部を示す。図 26 において、直交ゼロクロス信号 115 が H レベルになった時間位置を、ZQa、ZQb、ZQc、ZQd として示す。ゼロクロス間隔検出部 102 で、直交ゼロクロス信号 115 が H レベルになるサンプル間隔をカウントする。図 26 において、ZQa と ZQb のサンプル間隔が 12 サンプル、ZQb と ZQc のサンプル間隔が 11 サンプルであることを示す。直交ゼロクロス間隔信号 118 はゼロクロス 1 間隔判定部 103 で、直交ゼロクロス間隔信号 118 が最小間隔 6 サンプルと最大間隔 18 サンプルの範囲内にあるかを判定する。したがって、ゼロクロス 1 間隔判定部 103 において、直交ゼロクロス間隔信号 118 のすべてが有効になり、直交 1 間隔長制御信号 121 がすべて H レベル（有効）で出力される。

【0053】

さらに、直交ゼロクロス間隔信号 118 はゼロクロス 2 間隔判定部 104 にも入力される。ゼロクロス 2 間隔判定部 104 では、同相軸の場合と同様に、図 16 に示すゼロクロス間隔記憶部 1601 で、直交間隔タイミング信号 119 が出力されるたびに、直交ゼロクロス間隔 118 を記憶する。そして、直交ゼロクロス間隔信号 118 とゼロクロス間隔記憶部 1601 で記憶されている値が加算されて直交ゼロクロス 2 間隔信号 1613 が算出される。図 25 において、 $L2Qac = 12 + 11 = 23$ となる。直交ゼロクロス 2 間隔信号 1613 は、2 間隔判定部 1605 で、その間隔が最小間隔 18 サンプルと最大間隔 30 サンプルの範囲内にあるかを判定される。図 26 において、直交ゼロクロス 2 間隔信号 1613 はすべて、18 サンプル以上、かつ、30 サンプル以下であるので、直交 2 間隔制御信号 123 は H レベル（有効）で出力される。したがって、直交ゼロクロス遅延信号 1811 は、すべて有効と判定され、有効直交ゼロクロス信号 125 は L レベルのままになる。

【0054】

受信装置 4 が PR 部を受信する段階では UW 部を受信する前なので、フレーム受信検出部 108 は、フレーム受信信号 129 を L レベルで出力する。これにしたがって、ゼロクロス切替部 106 は、ゼロクロス制御部 105 の出力である、有効同相ゼロクロス信号 124 と有効直交ゼロクロス信号 125 を選択し、クロック生成部 107 に出力する。そして、受信装置 4 が UW 部を受信し終わったら、フレーム受信信号が H レベル（データ部受信）になり、ゼロクロス切替部 106 はゼロクロス信号を選択する。そして、クロック生成部 107 は、クロック位相を調整し、生成されたシンボルクロックは、図 4 に示す位相誤差補正回路 402 に入力され、正しい位相補正值を求めることができる。

【0055】

以上に示すように、本実施形態に係るクロック再生回路 1 によれば、周波数ずれを含むフレーム信号を受信し始める初期段階において、シンボル周期から外れた同相成分のゼロ

クロス信号を無効にし、シンボル周期で発生する直交成分のゼロクロス信号を有効にすることができるので、バースト先頭におけるシンボルクロックの位相の引き込みを速くすることが特徴である。なお、以上の説明では、位相ずれに関して+45度の場合を示したが、-45度の場合は、同様に直交ゼロクロス信号115を無効にし、シンボル周期で発生する同相ゼロクロス信号114が有効にするので、同様の効果が得られる。また、周波数ずれを含んでいてもクロック生成の位相を引き込めるので、位相誤差補正回路402における補正値を正しく求めることができる。

【0056】

(第2の実施形態)

図27は、本発明の第2の実施形態に係るクロック再生回路27の構成を示すブロック図である。クロック再生回路27は、ゼロクロス検出部101、ゼロクロス間隔検出部102、ゼロクロス中央検出部2700、ゼロクロス1間隔判定部103、ゼロクロス2間隔判定部104、ゼロクロス中央制御部2701、ゼロクロス切替部106を備える。

【0057】

図28は、クロック再生回路27を含む受信装置28の構成を示すブロック図である。クロック再生回路27以外は、図4に示した第1の実施形態に係る受信装置4と同じ構成をとる。クロック再生回路27は、図28に示す受信装置28に内蔵して使用される点、図2に示すフレーム構造を有する検波信号が入力される点、および、検波信号410のPR部は交番パターンする点、フレーム受信信号129を基に、ゼロクロス信号を切り替える点で、第1の実施形態に係るクロック再生回路1と共通する。本実施形態のうち、ゼロクロス1間隔判定部103、ゼロクロス2間隔判定部104、ゼロクロス中央制御部2701、フレーム受信検出部108は、第1の実施形態と同一の構成で、同一の動作をするので、同一の参照番号を付して説明を省略する。

【0058】

クロック再生回路27は、PR部における位相誤差情報を、隣接するゼロクロスの中央の時間位置を求め、その時間位置でゼロクロス中央信号を発生させる。そして、ゼロクロス信号の発生間隔に基づいてゼロクロス中央信号の有効または無効を判定する。有効と判定したゼロクロス中央信号のみを有効ゼロクロス中央信号として位相誤差信号とすることを特徴とする。これにより、交番パターンにおいて隣接するゼロクロス間隔のデューティ比が劣化する場合でも、位相誤差情報をシンボル周期で発生させることができる。

【0059】

以下、第1の実施形態との相違点を中心に、ゼロクロス中央検出部2700、ゼロクロス中央制御部2701の詳細を述べる。

図29は、ゼロクロス中央検出部2700の詳細な構成を示すブロック図である。ゼロクロス中央検出部2700は、2分の1回路2900、2901と、カウンタ2902、2903と、パルス発生器2904、2905とを備え、同相ゼロクロス間隔信号116と直交ゼロクロス間隔信号118、および、同相間隔タイミング信号117と直交間隔タイミング信号119とをもとに、同相成分と直交成分のゼロクロスの中央をそれぞれ検出し、その時間位置でパルスを発生させ、同相ゼロクロス中央信号2710と直交ゼロクロス中央信号2711を出力する。

【0060】

図30は、ゼロクロス中央検出部2700における信号が変化する様子を示すタイミングチャートである。間隔タイミングで、カウンタをリセットし、ゼロクロス間隔の2分の1の値、すなわち $L1/2$ をサンプルリングクロックでカウントする。カウンタ値が $L1/2$ の値になったら1サンプルの幅でパルスを発生させ、同相ゼロクロス中央信号2710と直交ゼロクロス中央信号2711を出力する。

【0061】

図31は、ゼロクロス中央制御部2701の詳細な構成を示すブロック図である。遅延調整部3100と論理積回路1801、1802、1803、1804で構成される。同相1間隔制御信号128と同相2間隔制御信号122がともにハイレベル(ここでは、有

効の場合)の場合に、同相ゼロクロス中央信号 2710 を有効にし、同相有効ゼロクロス中央信号 2712 を出力する。直交成分についても同様な処理を行い、直交有効ゼロクロス中央信号 2713 を出力する。

【0062】

図 32 は、ゼロクロス中央制御部 2701 における同相成分に関する信号の変化を示すタイミングチャートである。

同相ゼロクロス中央信号 2710、同相 1 間隔長制御信号 120 および同相 2 間隔制御信号 122 のもとになった同相ゼロクロス信号 114 も合わせて示す(図 32 中、点線で囲んだ信号)。同相ゼロクロス中央信号 2710 に対し、同相 1 間隔長制御信号 120 または同相 2 間隔制御信号 122 が L レベル(無効)の場合、無効(L レベル)にする。図 32 においては、同相ゼロクロス中央信号 C I b と C I e が無効になり、同相有効ゼロクロス中央信号 2712 が出力される。なお、同相ゼロクロス中央信号 2710 と、同相 1 間隔長制御信号 120 および同相 2 間隔制御信号 122 の処理遅延差を吸収するために、遅延調整部 3100 で、同相ゼロクロス中央信号 2710 を固定遅延 T2set だけ遅延させておく。同相軸に関する信号について述べたが、直交軸に関しても同様な処理が行われる。

【0063】

このように、本実施形態に係るクロック再生回路 27 は、隣接するゼロクロス信号の中央のタイミングでゼロクロス中央信号を発生させ、PR を受信するときはこれを位相誤差情報とし、UW 受信後、データ部を受信する時は、フレーム受信信号を基に、ゼロクロス信号を位相誤差情報となるように切り替えることが特徴である。

次に、本発明の第 2 の実施形態に係るクロック再生回路の具体的な動作例を示す。信号として、特許文献 2 に示される PSK-VP 方式で変調されたフレームを受信する場合を述べる。

【0064】

特許文献 2 に示される PSK-VP 方式は、マルチパスフェージング環境において、良好な受信特性を示す。1 シンボル内の位相遷移に冗長性を加えることで、先行波に対する遅延波の遅延量が、シンボル長 T に対して $T/2$ を超える場合でも、マルチパスの位相関係によらずアイが開き、復調できることが特徴である。

ここでは、図 5 の $\pi/4$ シフト系の位相遷移に従う QPSK-VP 方式(以下、 $\pi/4$ シフト DQPSK-VP 方式)で検討する。 $\pi/4$ シフト DQPSK-VP 方式は、第 1 の実施形態で示した $\pi/4$ シフト DQPSK 方式の場合と同様に、検波信号の遷移が弓形になり、この現象は、特にマルチパス環境において顕著に表れる。以下において、マルチパス環境として 2 波モデルを想定する。

【0065】

図 33 は 2 波環境下の $\pi/4$ シフト DQPSK-VP 方式の検波信号の交番パターン時の遷移を示す。なお、1 波目と 2 波目は等電力で、2 波目の遅延量を $T/2$ シンボルとした場合である。位相ずれと雑音は付加していない。このように、シンボル間の遷移の途中が原点を通らず、さらに交番軸に対して同じ方向を遷移する弓形になり、大きく湾曲する。

【0066】

次に、信号が周波数ずれに起因する位相ずれと雑音を含む場合について述べる。

位相ずれが ± 45 度の場合、図 33 に示した信号遷移が、図 6 に示した $\pi/4$ シフト DQPSK 方式の信号遷移と同様に弓形であることから、第 1 の実施形態で述べたようなゼロクロス 1 間隔判定部 103 とゼロクロス 2 間隔判定部 104 を用いて位相誤差情報を抽出する効果は、本実施形態に係るクロック再生回路 27 でも同様に有する。したがって、第 2 の実施形態においては、位相ずれが $+20$ 度の場合で説明する。

【0067】

図 34 は、位相ずれ $+20$ 度と雑音を含む 2 波環境下の $\pi/4$ シフト DQPSK-VP の検波信号の遷移を示す。

検波部 401 に入力する信号は、サンプリングされたデジタル信号であって、1 シンボルあたり 16 サンプルでサンプリングされているものとする。

入力信号を

(数 4)

$$S2(n) = I2(n) + j \cdot Q2(n) \quad (n: \text{正の整数})$$

とし、同相成分を $I2(n)$ 、直交成分を $Q2(n)$ とする。

【0068】

検波部 401 で、1 シンボルの時間長だけ遅延させた信号と遅延検波を行う。遅延検波出力を $D2(n)$ とすると、 $D2(n)$ は、

(数 5)

$$D2(n) = \{I2(n) + j \cdot Q2(n)\} \cdot \{I2(n-16) + j \cdot Q2(n-16)\}^* \quad (n=16, 17, 18, \dots)$$

と表される。

【0069】

クロック再生回路 27 には、遅延検波出力 $D(n)$ が位相誤差補正回路 402 で位相補正された信号が入力する。具体的には、位相補正された同相検波信号の符号 112 と直交検波信号の符号 113 が入力される。ゼロクロス検出部 101 ではそれぞれの符号変化を前後のサンプルで評価し、同相ゼロクロス信号と直交ゼロクロス信号を出力する。ゼロクロス信号は、符号変化がある場合に 1 サンプルの時間長で H レベルになる。

【0070】

図 35 は、位相ずれ +20 度と雑音を含んだ検波信号の同相軸成分に関する信号のタイミングチャートの一部を示す。

図 35 において、同相ゼロクロス信号 114 が H レベルになった時間位置を、時間の古い順に、 ZIa 、 ZIb 、 ZIc 、 ZId 、 ZIe 、 ZIf とする。ゼロクロス間隔検出部 102 で、同相ゼロクロス信号 114 が発生したサンプル間隔をカウントする。図 35 において、 ZIa と ZIb のサンプル間隔 $L1Iab$ が 7 サンプルであることを示す。同相ゼロクロス間隔信号 116 は、ゼロクロス 1 間隔判定部 101 で、最小間隔 $T1min$ と最大間隔 $T1max$ の所定範囲内にあるかを判定する。ここでは、第 1 の実施例と同様に、 T をシンボル周期として、 $T1min = 0.5T = 8$ サンプル、 $T1max = 1.5T = 24$ サンプルに設定する。したがって、ゼロクロス 1 間隔判定部 101 では、図 35 に示す同相ゼロクロス間隔信号 116 について、8 サンプル以上、24 サンプル以下の間隔、すなわち、 ZIb と ZIc 間の $L1Ibc$ と、 ZId と ZIe 間の $L1Ide$ で有効になり、同相 1 間隔長制御信号 120 が H レベルで出力される。一方、 ZIa と ZIb 間の $L1Iab$ と、 ZIc と ZId 間の $L1Icd$ で無効になり、同相 1 間隔長制御信号が L レベルで出力される。

【0071】

さらに、同相ゼロクロス間隔信号 116 はゼロクロス 2 間隔判定部 101 にも入力される。ゼロクロス 2 間隔判定部 101 は、ゼロクロス間隔記憶部 1600 で、同相間隔タイミング信号が出力されるたびに、同相ゼロクロス間隔信号 116 を記憶する。そして、同相ゼロクロス間隔信号 116 とゼロクロス間隔記憶部 1600 で記憶されている値とが加算されて同相ゼロクロス 2 間隔信号 1612 が算出される。図 35 において、 ZIa と ZIc 間の間隔 $L2Iac = 7 + 24 = 31$ 、 ZIb と ZId 間の間隔 $L2Ibd = 24 + 5 = 29$ 、 ZIc と ZIe 間の間隔 $L2Ice = 5 + 24 = 29$ となる。これらの同相ゼロクロス 2 間隔信号 1612 は、2 間隔判定部 1604 で、最小間隔 $T2min$ と最大間隔 $T2max$ の範囲内であるかを判定される。

【0072】

ここでは、第 1 の実施例と同様に、 T をシンボル周期として、 $T2min = 1.5T = 24$ サンプル、 $T2max = 2.5T = 40$ サンプルに設定する。図 35 において、同相ゼロクロス 2 間隔信号 1612 はすべて、24 サンプル以上、40 サンプル以下であるの

で、同相2間隔制御信号2713はHレベル(有効)で出力される。

したがって、同相ゼロクロス中央遅延信号3110は、CIbとCI dが有効化され、CI aとCI dが無効化される。

【0073】

このように、ゼロクロスの発生間隔が短くなる部分で発生するゼロクロス中央信号を無効にし、長くなる部分を有効にする。また、入力信号が交番パターンであるので、ゼロクロス中央信号は、シンボル周期の整数倍で出力される。したがって、より正確に有効なアイを選別し、有効な位相誤差情報を得ることができる。

同様に、直交軸のゼロクロスについて述べる。

【0074】

図36は、位相ずれ+20度と雑音を含んだ検波信号の直交軸成分に関するタイミングチャートを示す。

図36において、直交ゼロクロス信号115がHレベルになった時間位置を、ZQ a、ZQ b、ZQ c、ZQ d、ZQ e、ZQ fとして示す。ゼロクロス間隔検出部102で、直交ゼロクロス信号115がHレベルになるサンプル間隔をカウントする。図36において、ZQ aとZQ bのサンプル間隔が12サンプル、ZQ bとZQ cのサンプル間隔が22サンプルであることを示す。ゼロクロス1間隔判定部101は、直交ゼロクロス間隔信号118が最小間隔8サンプルと最大間隔24サンプルの範囲内にあるかを判定する。したがって、ゼロクロス1間隔判定部101において、直交ゼロクロス間隔信号118のすべてが有効になり、直交1間隔長制御信号121がHレベルで出力される。

【0075】

さらに、直交ゼロクロス間隔信号118はゼロクロス2間隔判定部101にも入力される。ゼロクロス2間隔判定部161では、同相軸の場合と同様に、ゼロクロス間隔記憶部1601で、直交間隔タイミング信号119が出力されるたびに、直交ゼロクロス間隔118を記憶する。そして、直交ゼロクロス間隔信号118とゼロクロス間隔記憶部1601で記憶されている値が加算され直交ゼロクロス2間隔信号1613が算出される。図36において、 $L2Qac = 12 + 22 = 34$ 、 $L2Qbd = 22 + 10 = 32$ 、 $L2Qce = 10 + 23 = 33$ となる。直交ゼロクロス2間隔信号1613は、2間隔判定部1605で、最小間隔24サンプルと最大間隔40サンプルの範囲内にあるかを判定される。

【0076】

図36において、直交ゼロクロス2間隔信号1613はすべて、24サンプル以上、かつ、40サンプル以下であるので、直交2間隔制御信号2713はHレベル(有効)で出力される。したがって、直交ゼロクロス中央遅延信号3111は、すべて有効と判定され、有効直交ゼロクロス中央信号として出力される。

以上に示すように、図34に示すようなマルチパス環境で弓形に変形した検波信号に対し、フレーム先頭のPR部の交番パターンで、シンボル周期から外れた同相成分のゼロクロス信号を無効にし、シンボル周期で発生する直交成分のゼロクロス信号を有効することができるので、バースト先頭におけるシンボルクロックの位相引き込みを速くすることができる。なお、以上の説明では、位相ずれに関して+20度の場合を示したが、-20度の場合は、同様に直交ゼロクロス中央信号2713を無効にし、シンボル周期で発生する同相ゼロクロス信号が有効にするので、同様の効果が得られる。

【0077】

次に、クロック生成部107は、有効位相誤差情報126、127をもとにクロックの位相を調整する。生成されたシンボルクロック128は、図28に示す位相誤差補正回路402に入力され、正しい位相補正值が求められる。UW部を受信し終わったら、フレーム受信信号129がHレベルになるので、ゼロクロス切替部2702はゼロクロス中央信号2710、2711からゼロクロス信号114、115に切り替えて、有効位相誤差情報126、127として出力する。

【0078】

なお、受信装置28は、位相誤差補正回路402を含むが、位相誤差補正回路27がな

い場合、すなわち、検波部 401 からの検波信号 411 が、直接にクロック再生回路 27 に接続されている場合でも、周波数ずれを含むフレーム信号に対し、交番パターンを用いてシンボルクロックを再生することができる。

以上の説明では、 $\pi/4$ シフト DQPSK-VP 方式で説明したが、 $\pi/4$ シフト DQPSK 方式においても、図 11 に示す遷移 AB_{123} と遷移 AB_{412} の場合で、同様の効果を期待できる。遷移 AB_{12} の場合は、片方軸（図 11 では、同相軸）で最大 1 間隔長 T_{1max} を越えるので、その位相誤差情報のみを無効にする。さらに、入力信号の中に、隣接するシンボルの位相が 180 度反転する交番パターンを含む場合に適応可能であるため、変調方式には依存せず、BPSK 方式や QPSK 方式と $\pi/4$ シフト QPSK、8 相 PSK 方式と $\pi/8$ シフト 8 相 PSK 方式、さらに、8 相 PSK-VP 方式と $\pi/8$ シフト 8 相 PSK-VP 方式などの PSK デジタル変調方式に対して効果を発揮する。

【産業上の利用可能性】

【0079】

本発明に係るクロック再生回路および受信装置は、隣接するシンボルの位相が 180 度反転する交番パターンを含む信号に対して、位相引き込みが速くなるので、各種の有線通信システムや無線通信システムにおいて使用することができる。また、2 値デジタルデータの極性が連続して変化するパターンに対しても同様の効果を期待できるので、記録媒体の記録情報を再生するデジタル信号再生装置などにおいても使用することができる。

【図面の簡単な説明】

【0080】

【図 1】 本発明の第 1 の実施形態に係るクロック再生回路の構成を示すブロック図

【図 2】 一般的なフレーム構成を示す模式図

【図 3】 クロック再生回路におけるクロックの調整を模式的に示した図

【図 4】 一般的な受信装置の構成を示すブロック図

【図 5】 2 つの情報ビットに対する位相遷移量を示す表

【図 6】 $\pi/4$ シフト DQPSK 方式による検波信号の交番パターン時の遷移を示す模式図

【図 7】 $\pi/4$ シフト DQPSK 方式による検波前信号の交番パターン時の遷移を示す模式図

【図 8】 図 7 の信号遷移の中間点を示す模式図

【図 9】 位相ずれがない場合のゼロクロス信号のタイミングチャート

【図 10】 図 6 に示す検波信号に、+45 度の位相ずれと雑音を加えた場合の信号遷移の模式図

【図 11】 図 10 に示す検波信号が、同相軸と直交軸を交差する様子を示した模式図

【図 12】 遷移 AB_{4123} におけるゼロクロス信号と位相誤差を示す模式図

【図 13】 ゼロクロス検出部 103 の詳細な構成を示すブロック図

【図 14】 ゼロクロス間隔検出部 102 の詳細な構成を示すブロック図

【図 15】 ゼロクロス 1 間隔判定部 103 の信号タイミングを示す模式図

【図 16】 ゼロクロス 2 間隔判定部 104 の詳細な構成を示すブロック図

【図 17】 同相ゼロクロス 2 間隔判定部 104 における信号の遷移を示すタイミングチャート

【図 18】 ゼロクロス制御部 105 の詳細な構成を示すブロック図

【図 19】 ゼロクロス制御部 105 における信号の遷移を示す同相軸に関するタイミングチャート

【図 20】 ゼロクロス切替部 106 の詳細な構成を示すブロック図

【図 21】 クロック生成部 107 の詳細な構成を示すブロック図

【図 22】 フレーム受信検出部 108 の詳細な構成を示すブロック図

【図 23】 フレーム受信信号 129 のタイミングチャートを示す模式図

【図 24】 位相ずれ +45 度と雑音を含む $\pi/4$ シフト DQPSK の検波信号の交番パターン時の遷移を示す模式図

【図 25】位相ずれ+45度と雑音を含んだ検波信号の同相軸成分に関する信号のタイミングチャートの一部

【図 26】位相ずれ+45度と雑音を含んだ検波信号の直交軸成分に関する信号のタイミングチャートの一部

【図 27】本発明の第2の実施形態に係るクロック再生回路27の構成を示すブロック図

【図 28】クロック再生回路27を含む受信装置28の構成を示すブロック図

【図 29】ゼロクロス中央検出部2700の詳細な構成を示すブロック図

【図 30】ゼロクロス中央検出部2700における信号の変化を示すタイミングチャート

【図 31】ゼロクロス中央制御部2701の詳細な構成を示すブロック図

【図 32】ゼロクロス中央制御部2701における同相成分に関する信号の変化を示すタイミングチャート

【図 33】2波環境下の $\pi/4$ シフトDQPSK-VP方式の検波信号の交番パターン時の遷移を示す模式図

【図 34】位相ずれ+20度と雑音を含む2波環境下の $\pi/4$ シフトDQPSK-VPの検波信号の遷移を示す模式図

【図 35】位相ずれ+20度と雑音を含んだ検波信号の同相軸成分に関する信号のタイミングチャートの一部

【図 36】位相ずれ+20度と雑音を含んだ検波信号の直交軸成分に関するタイミングチャートの一部

【図 37】特許文献1に記載されたクロック再生回路におけるエラー選択回路の構成を示すブロック図

【符号の説明】

【0081】

- 1... 本発明の第1の実施形態に係るクロック再生回路
- 27... 本発明の第2の実施形態に係るクロック再生回路
- 101... ゼロクロス検出部
- 102... ゼロクロス間隔検出部
- 103... ゼロクロス1間隔検出部
- 104... ゼロクロス2間隔検出部
- 105... ゼロクロス制御部
- 106... ゼロクロス切替部
- 107... クロック生成部
- 108... フレーム受信検出部
- 110... 同相検波信号
- 111... 直交検波信号
- 112... 同相検波信号の符号
- 113... 直交検波信号の符号
- 114... 同相ゼロクロス信号
- 115... 直交ゼロクロス信号
- 116... 同相ゼロクロス間隔信号
- 117... 同相間隔タイミング信号
- 118... 直交ゼロクロス間隔信号
- 119... 直交間隔タイミング信号
- 120... 同相1間隔制御信号
- 121... 直交1間隔制御信号
- 122... 同相2間隔制御信号
- 123... 直交2間隔制御信号
- 124... 同相有効ゼロクロス信号

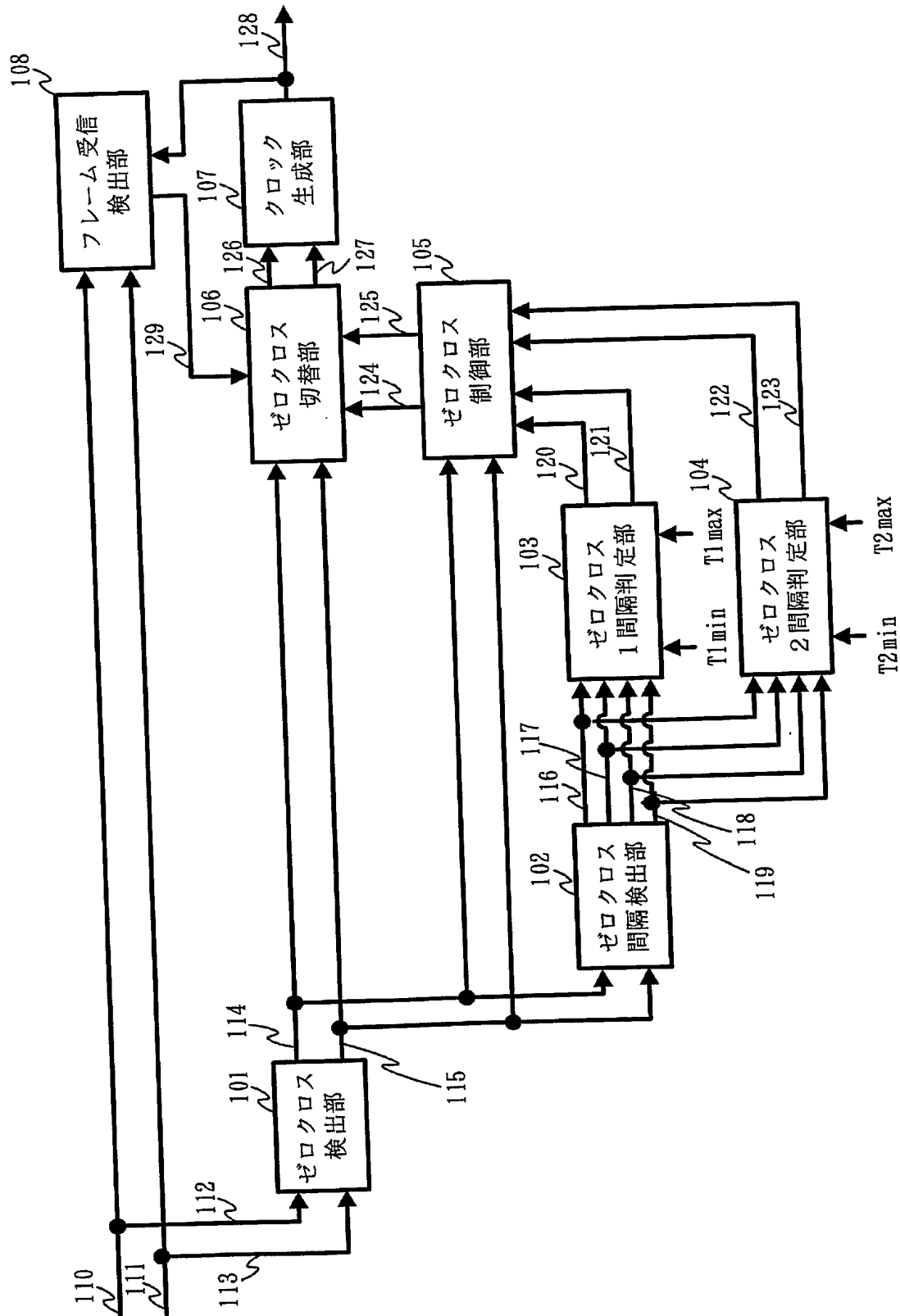
125... 直交有効ゼロクロス信号
126... 同相位相誤差情報
127... 直交位相誤差情報
128... シンボルクロック

4... 受信装置
401... 検波部
402... 位相誤差補正回路
403... データ判定部
410... 受信信号
411... 検波信号
413... 受信データ

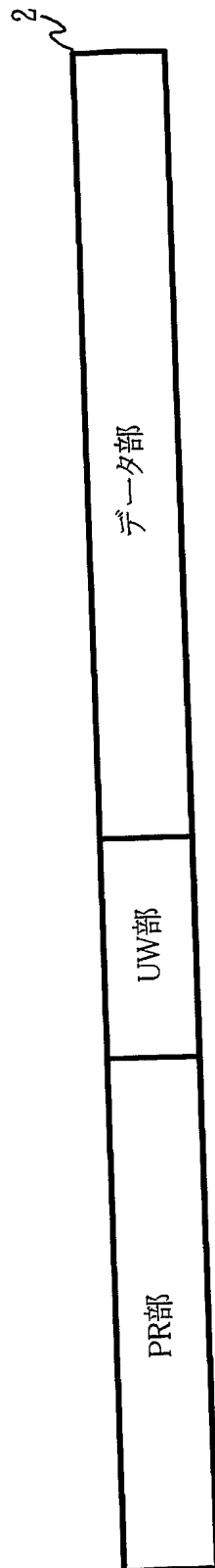
2710... 同相ゼロクロス中央信号
2711... 直交ゼロクロス中央信号
2701... ゼロクロス中央制御部
2712... 同相有効ゼロクロス中央信号
2713... 直交有効ゼロクロス中央信号

【書類名】 図面

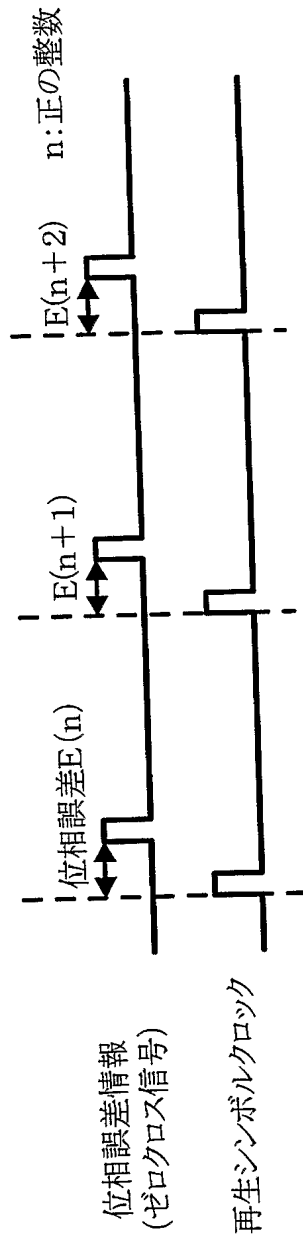
【図 1】



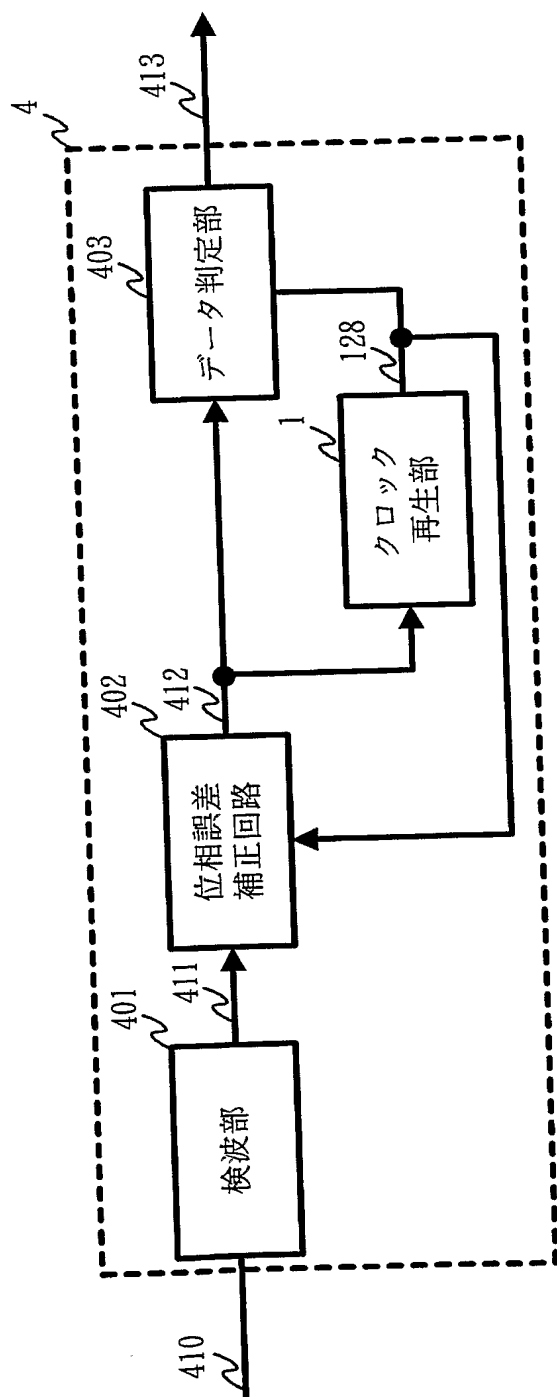
【図 2】



【図 3】



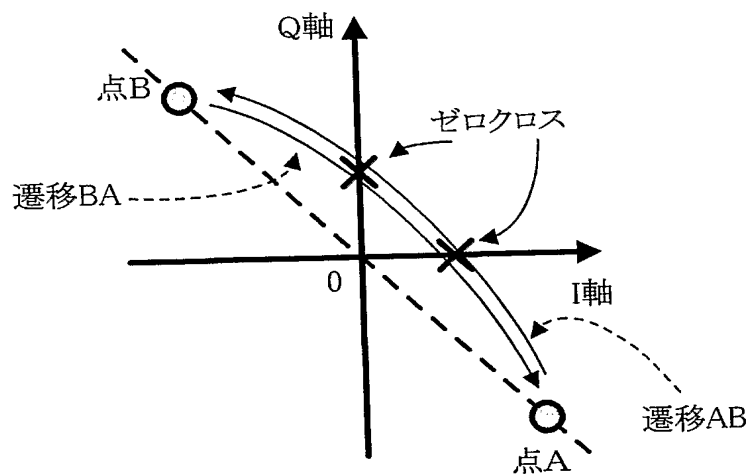
【図 4】



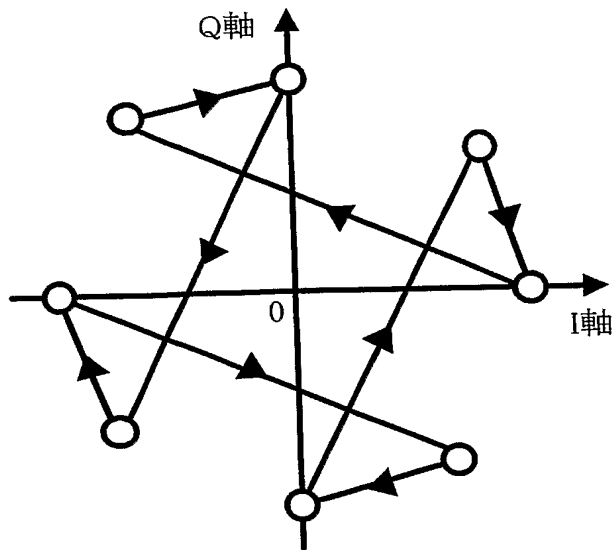
【図 5】

ビット $X_n \ X_{n+1}$	位相遷移量
1 1	$-3\pi/4$
0 1	$3\pi/4$
0 0	$\pi/4$
1 0	$-\pi/4$

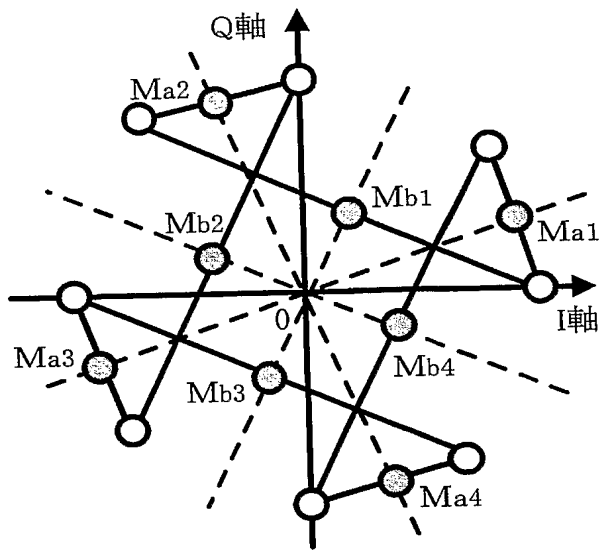
【図 6】



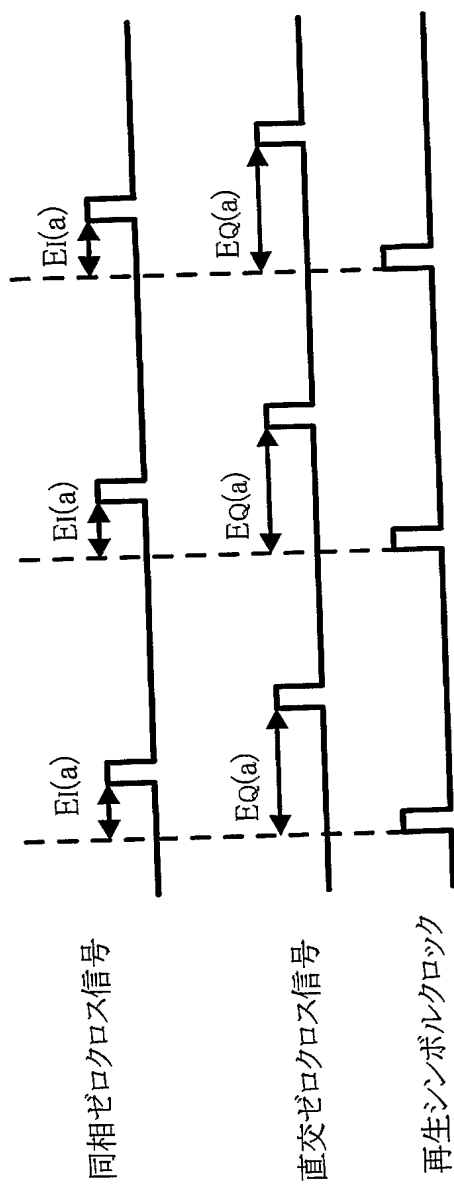
【図 7】



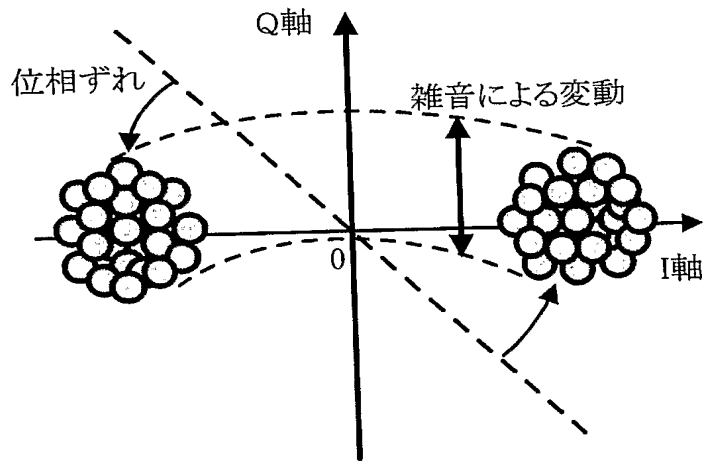
【図 8】



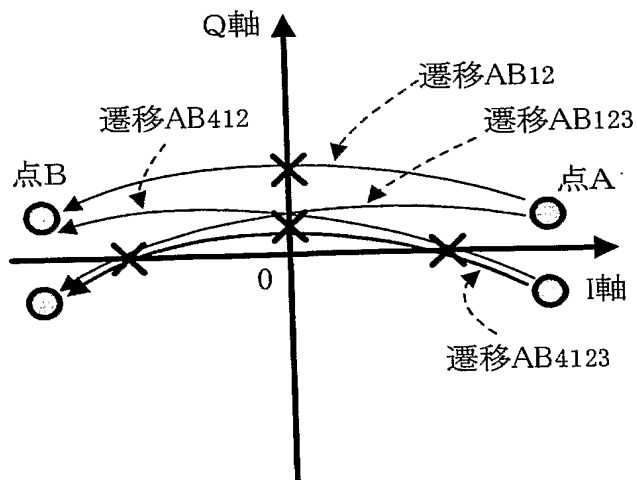
【図 9】



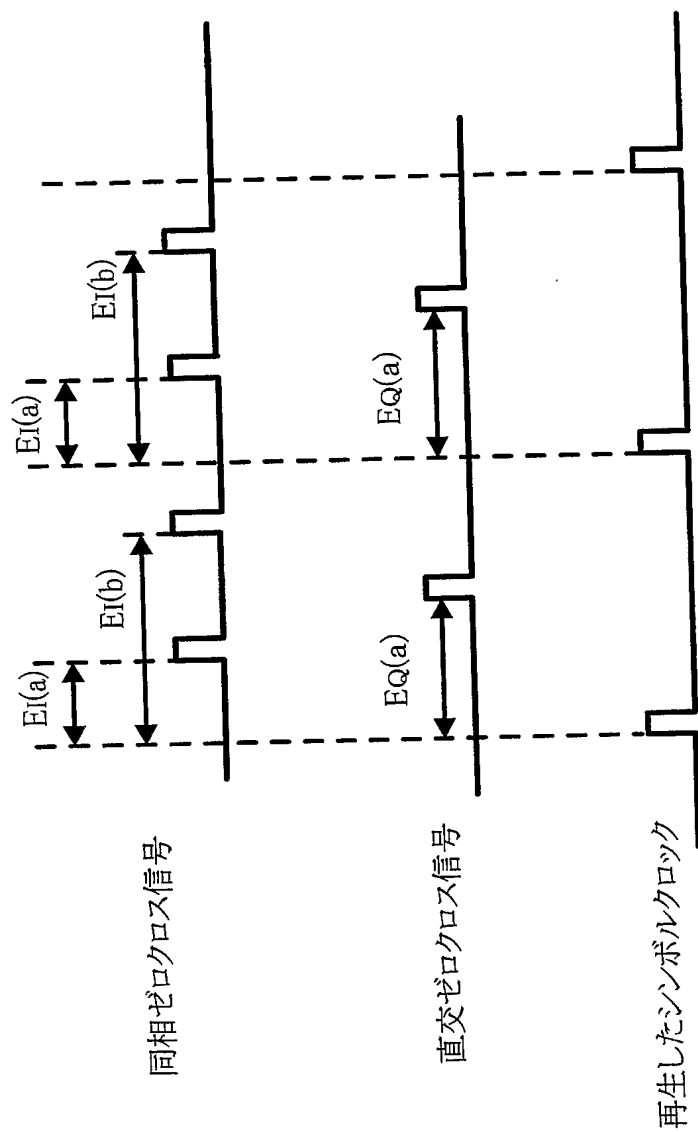
【図 10】



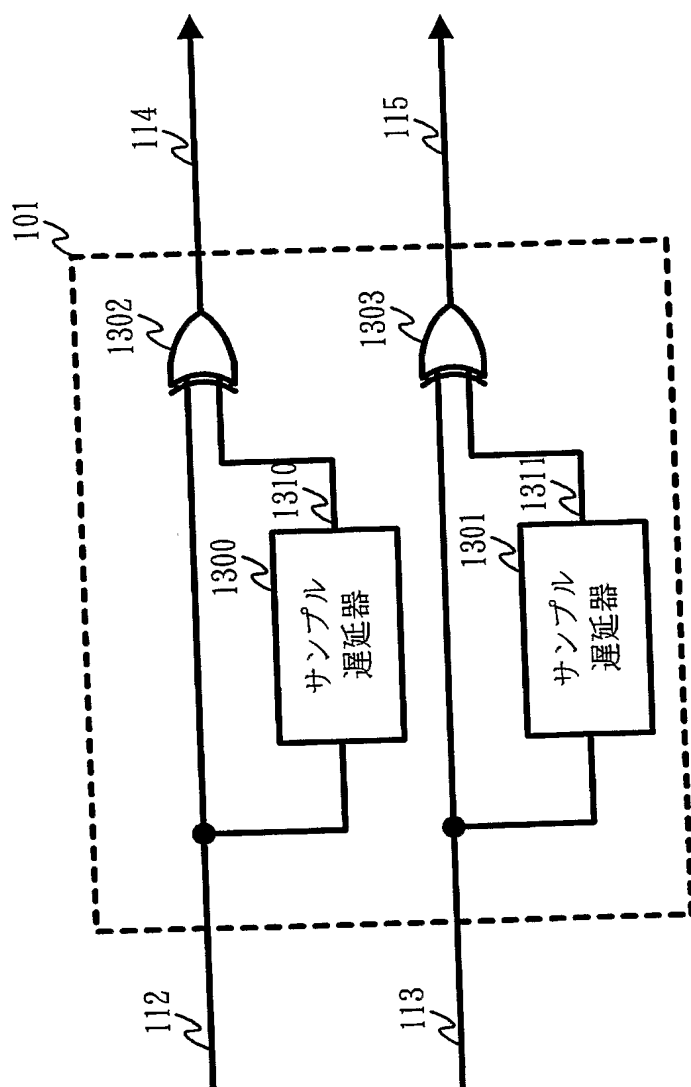
【図 11】



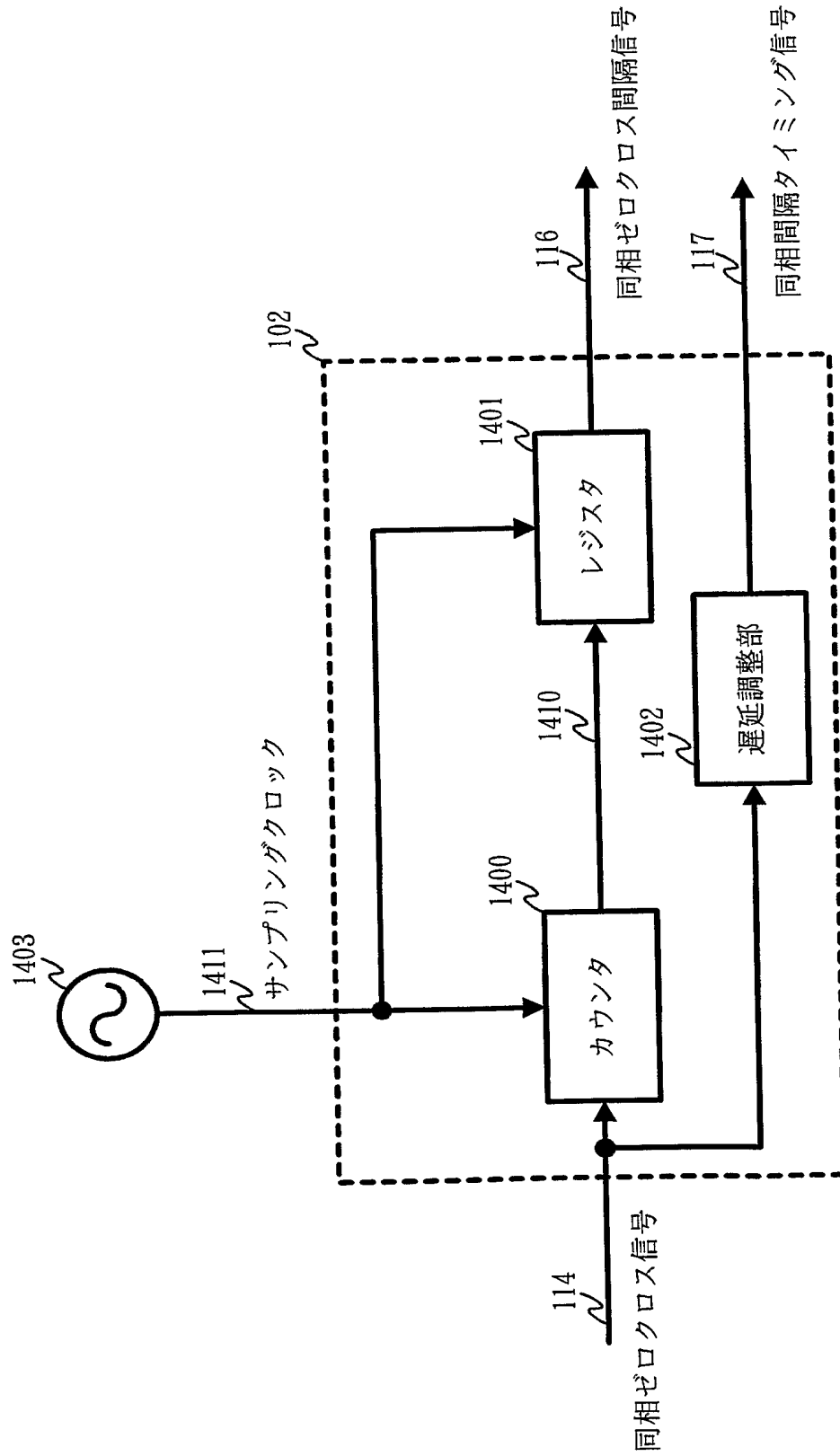
【図 12】



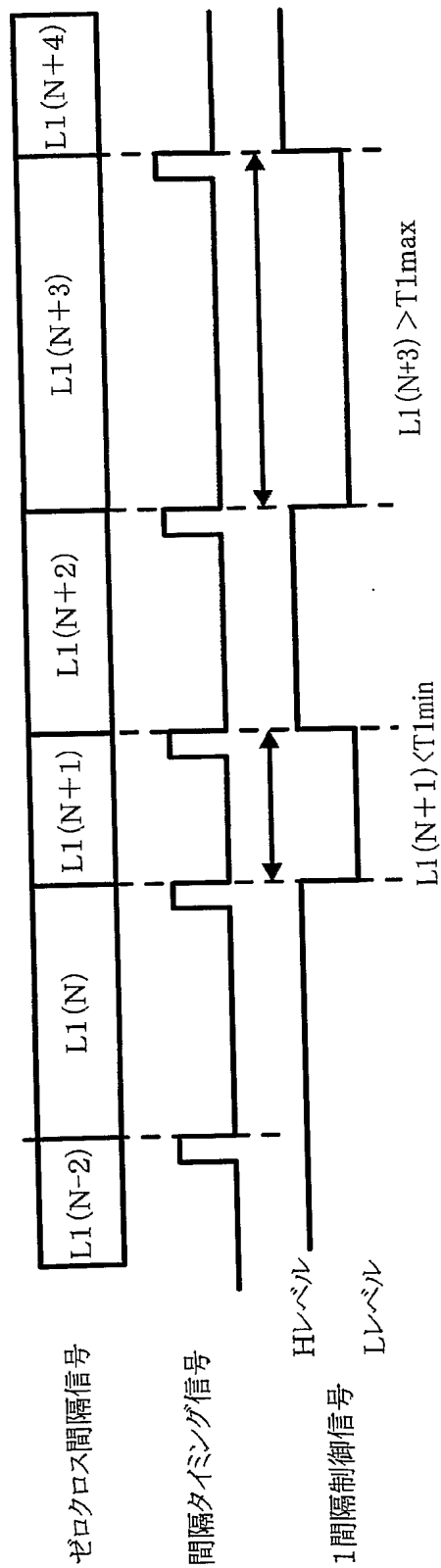
【図 13】



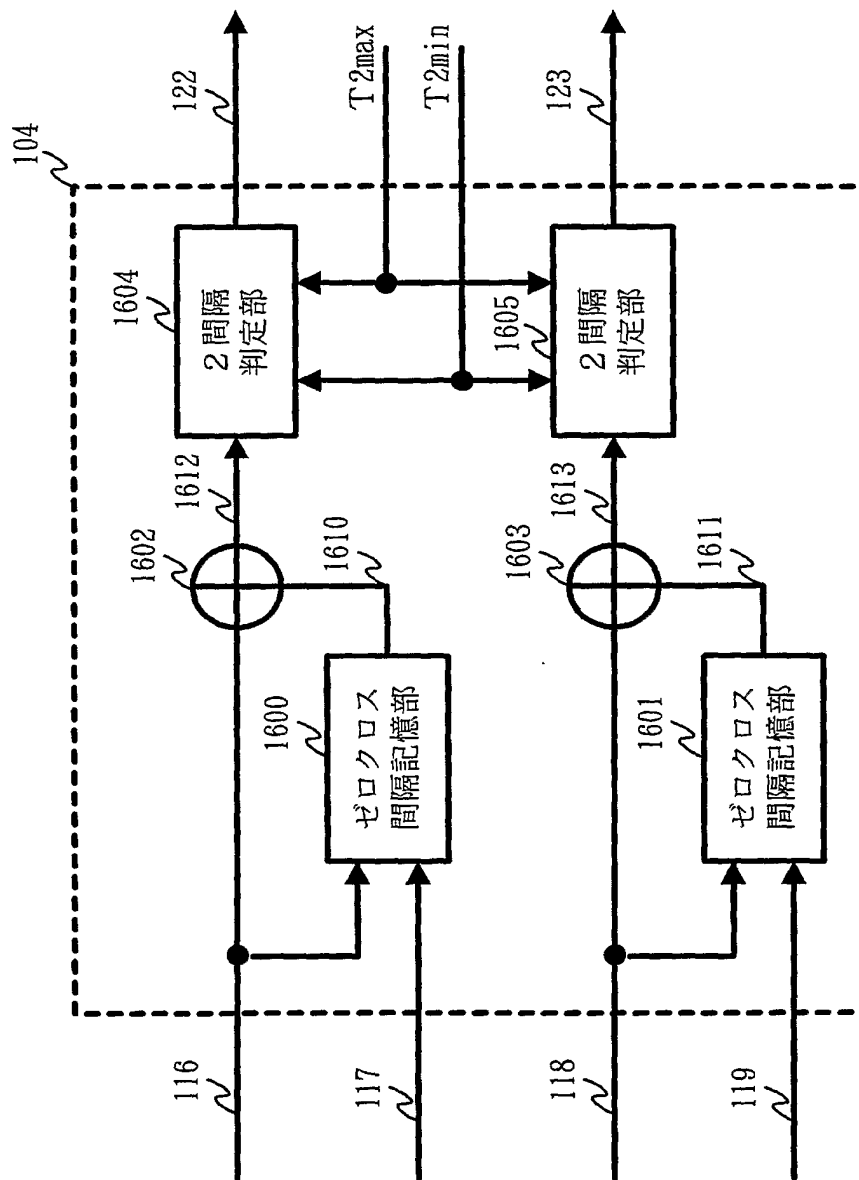
【図 14】



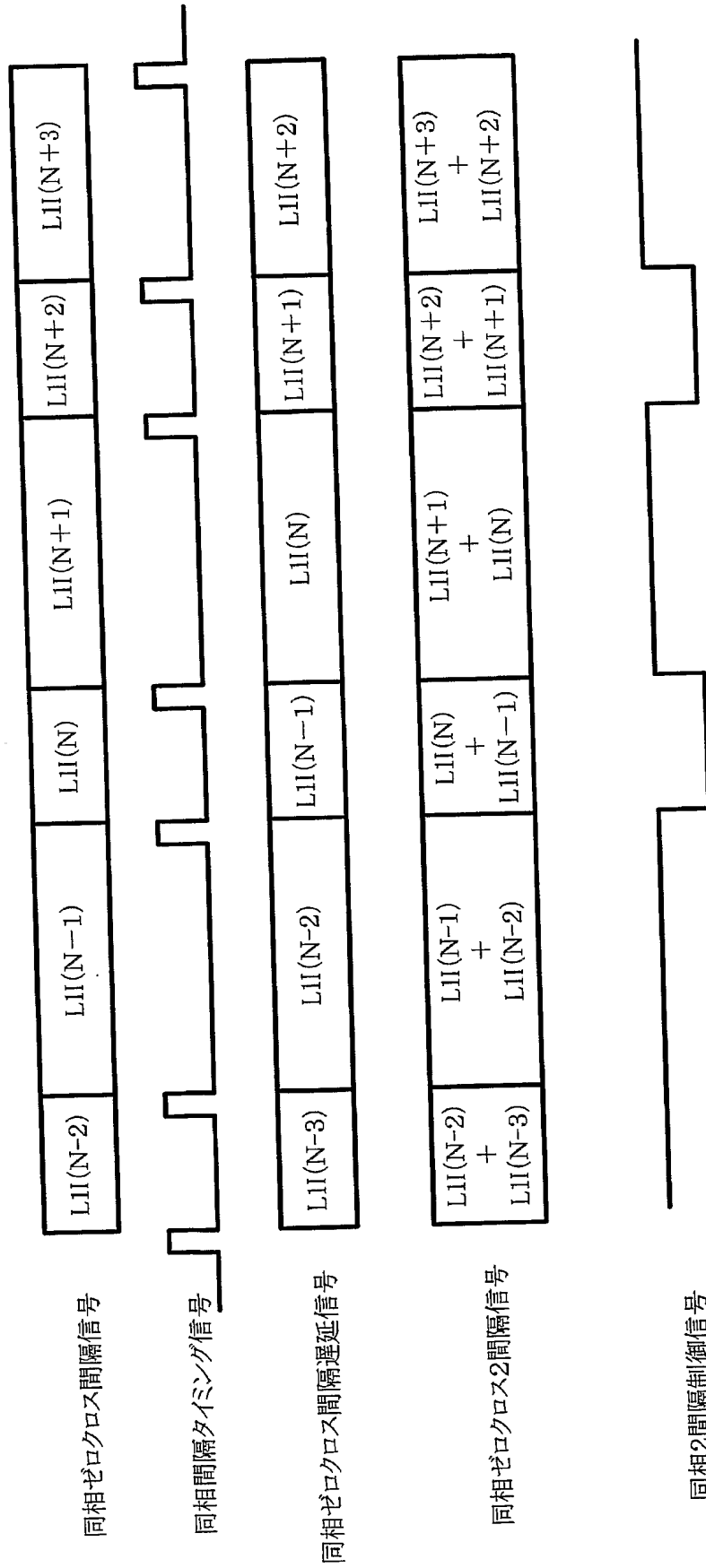
【図 15】



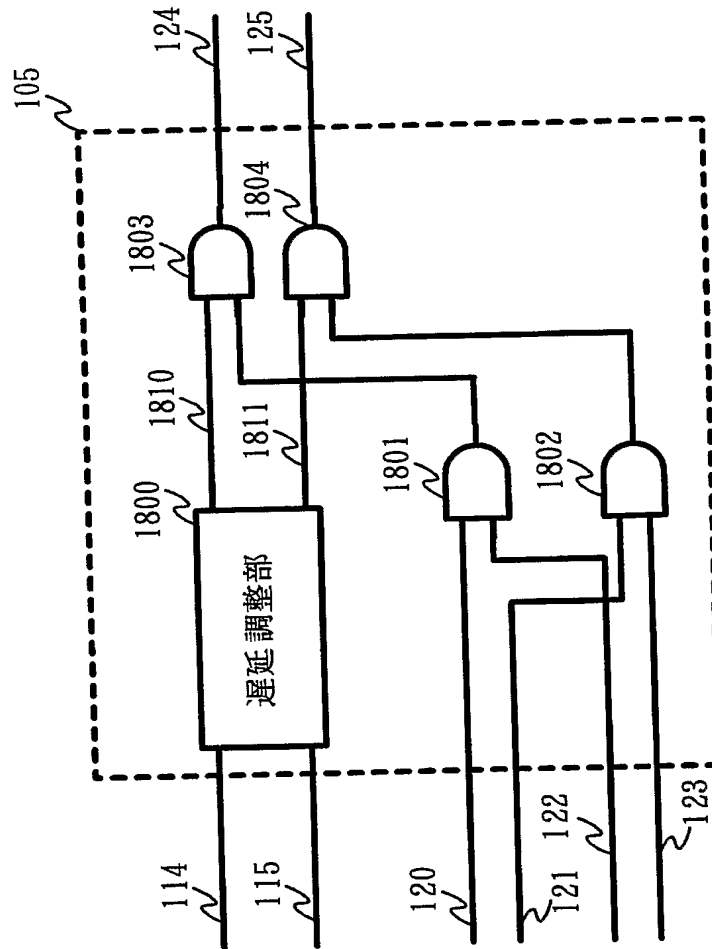
【図 16】



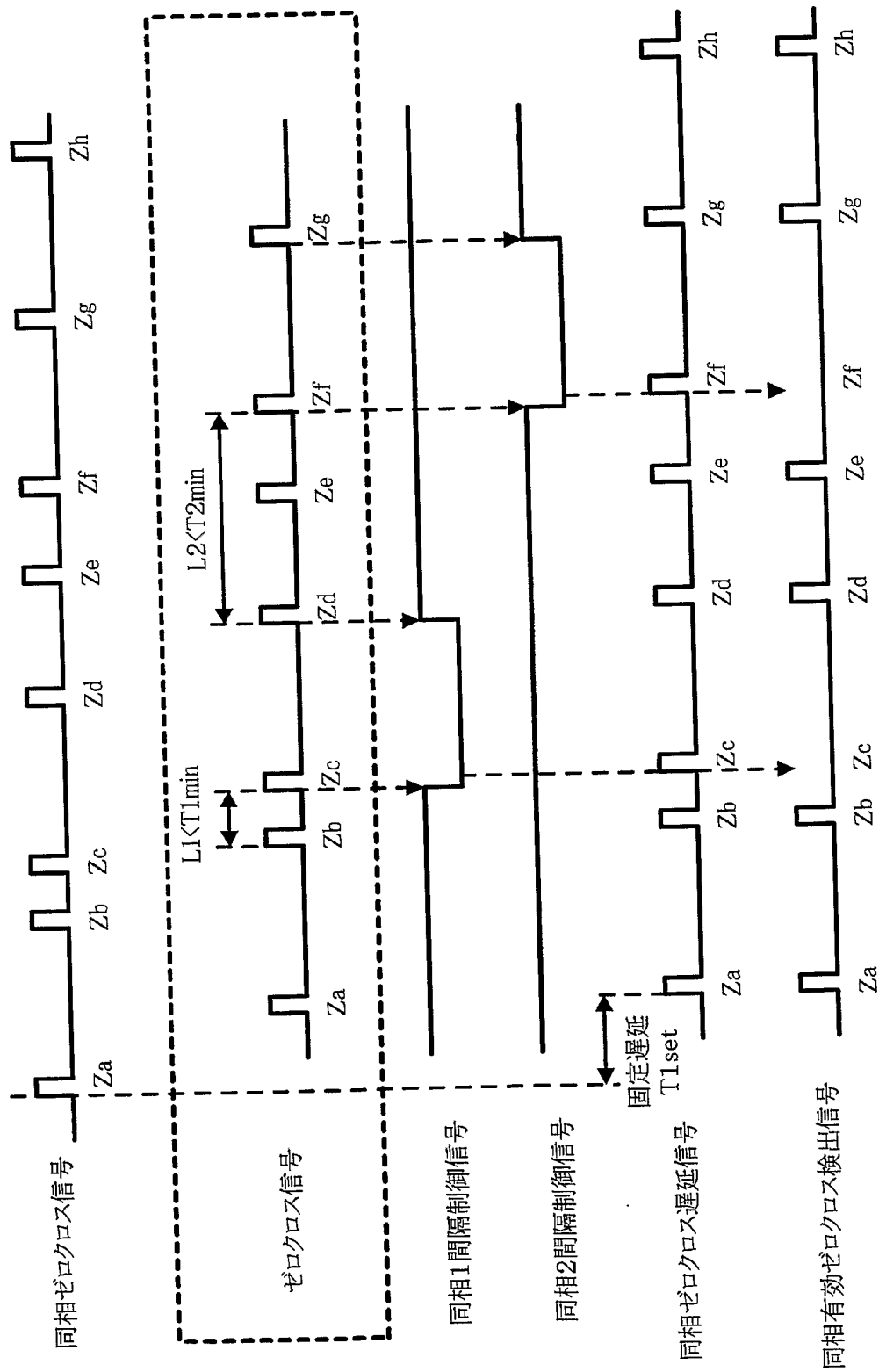
【図 17】



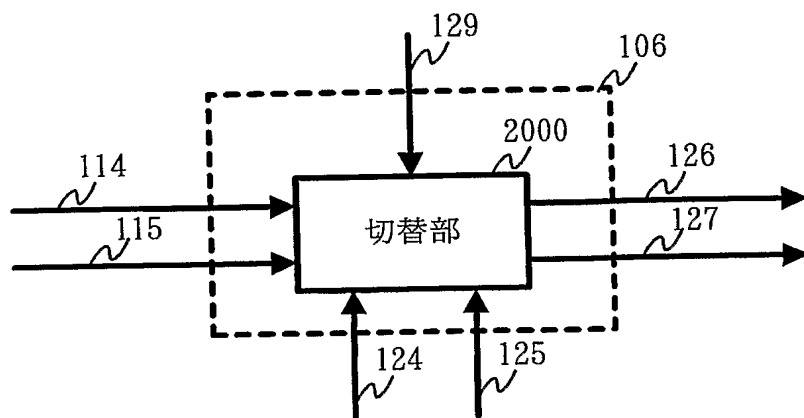
【図 18】



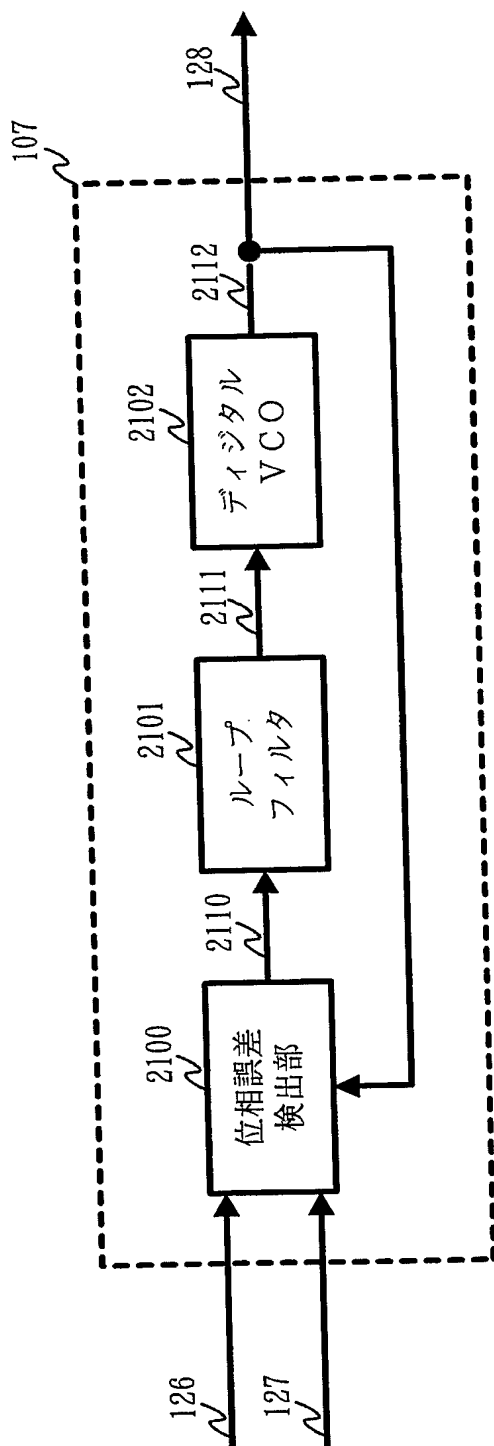
【図 19】



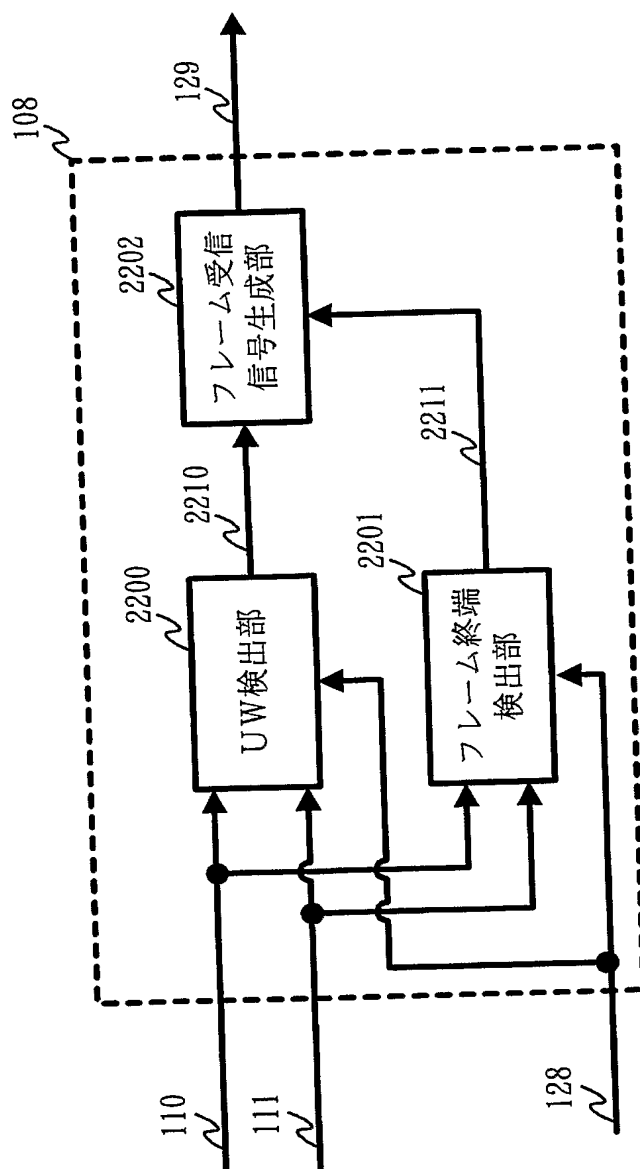
【図 20】



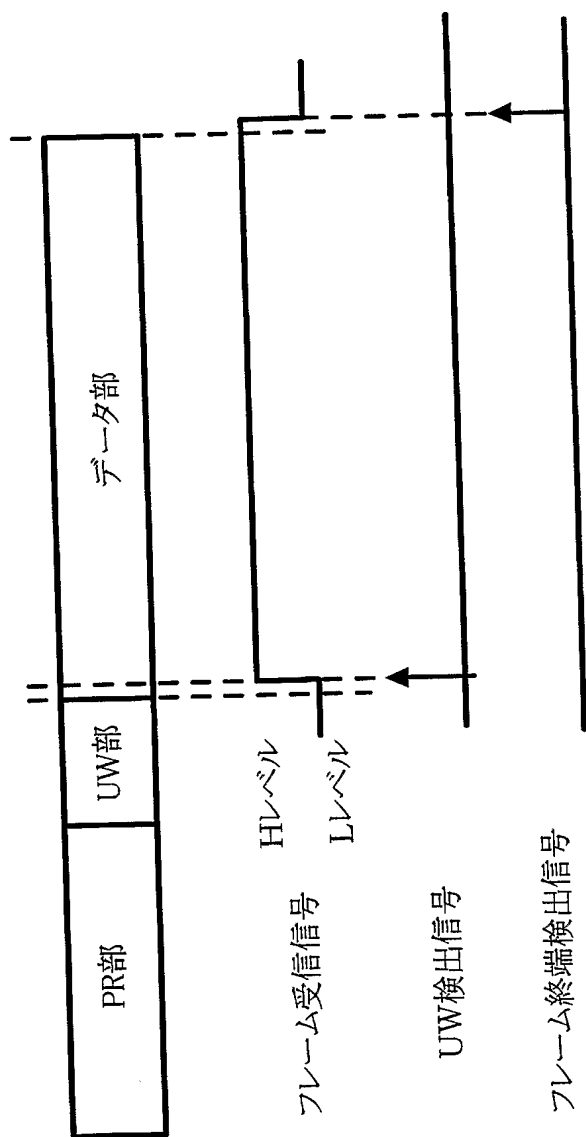
【図 21】



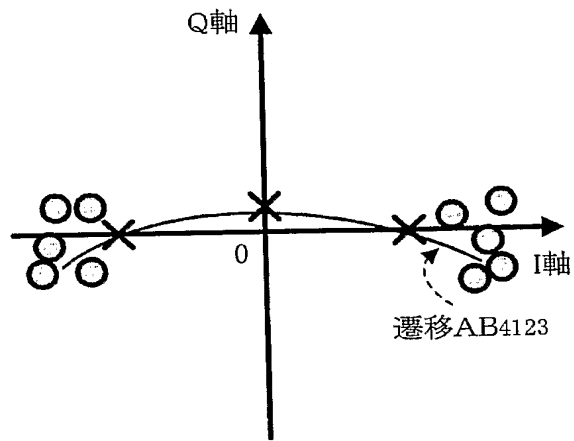
【図 22】



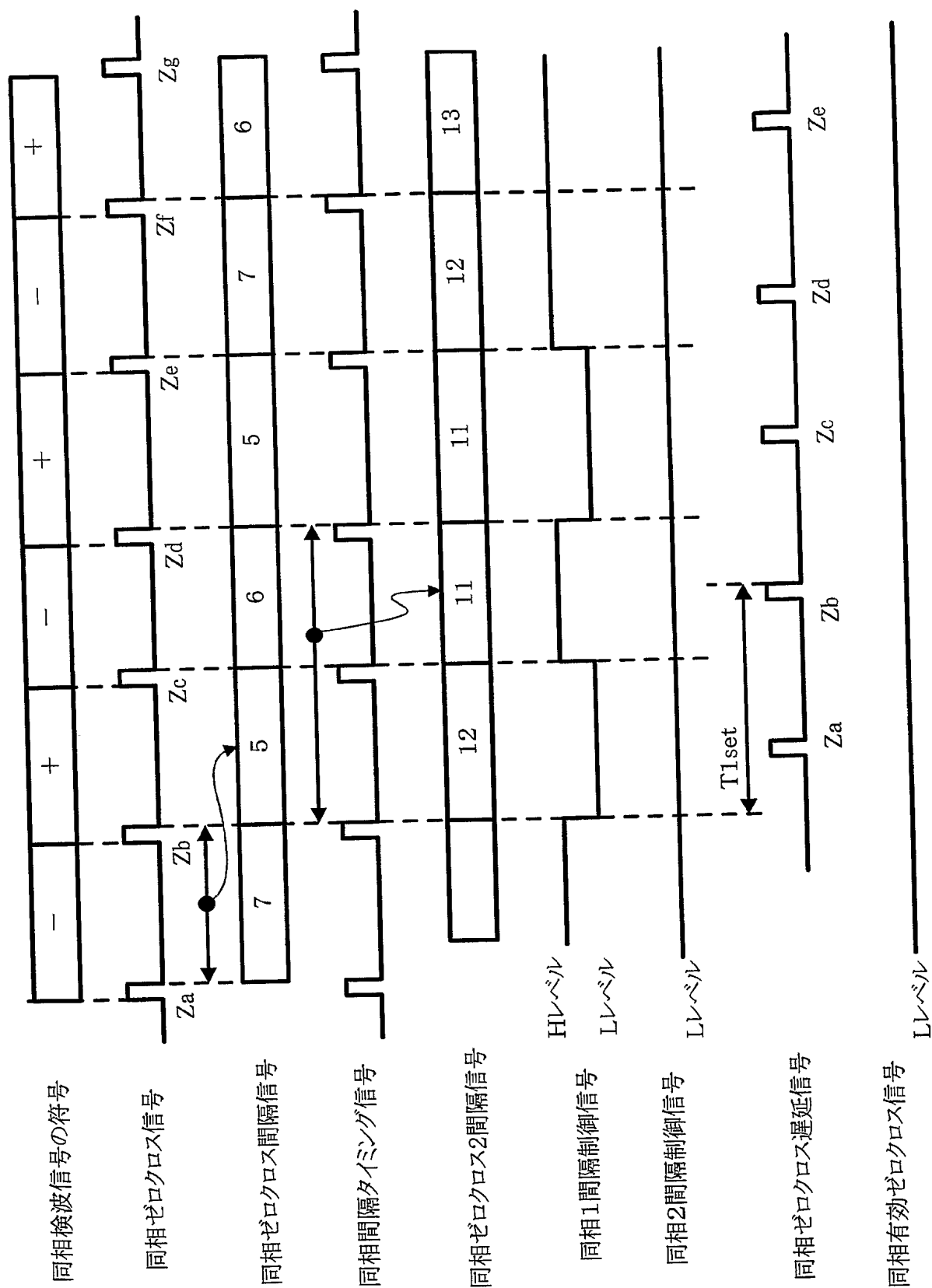
【図 23】



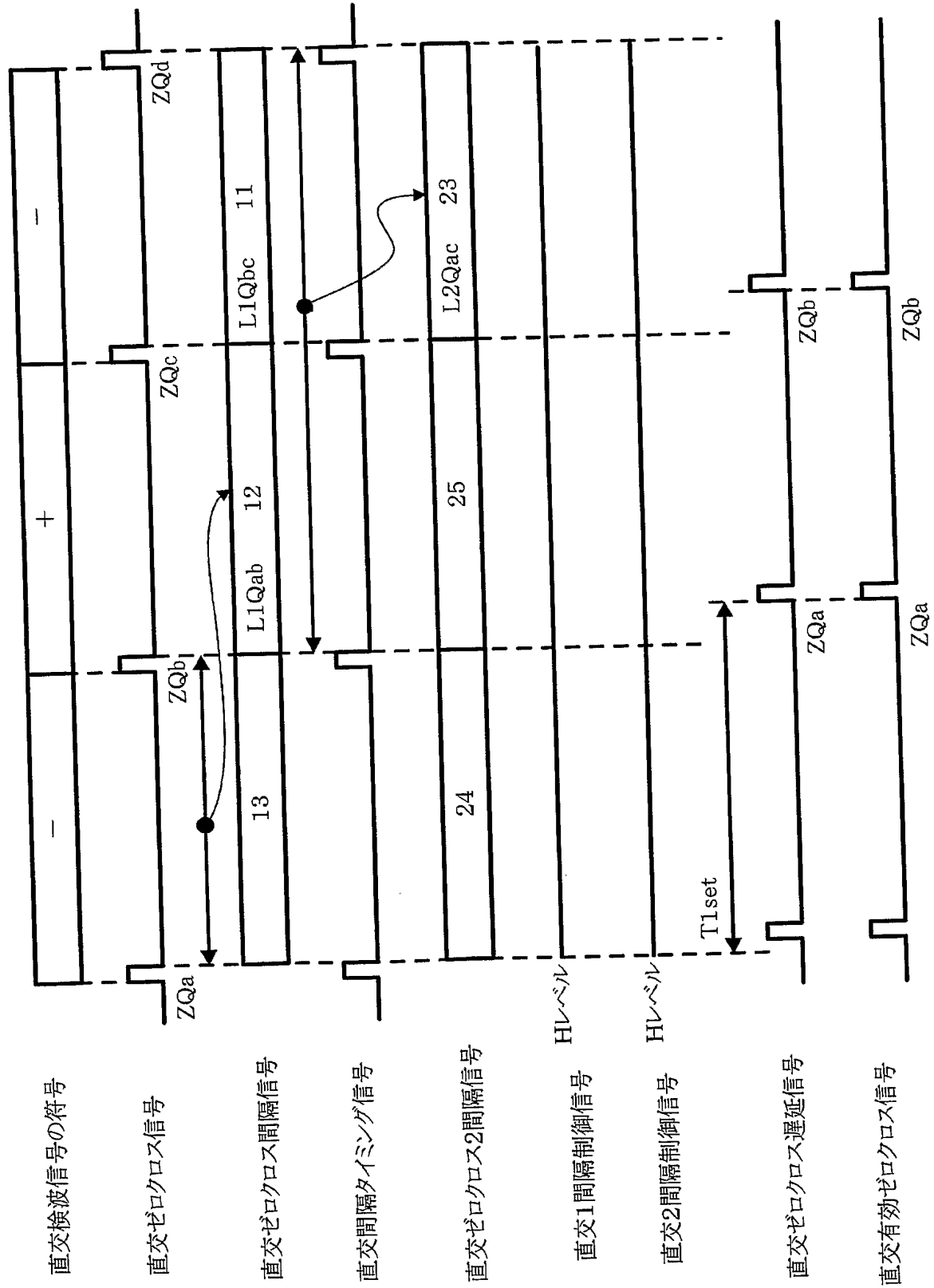
【図 2 4】



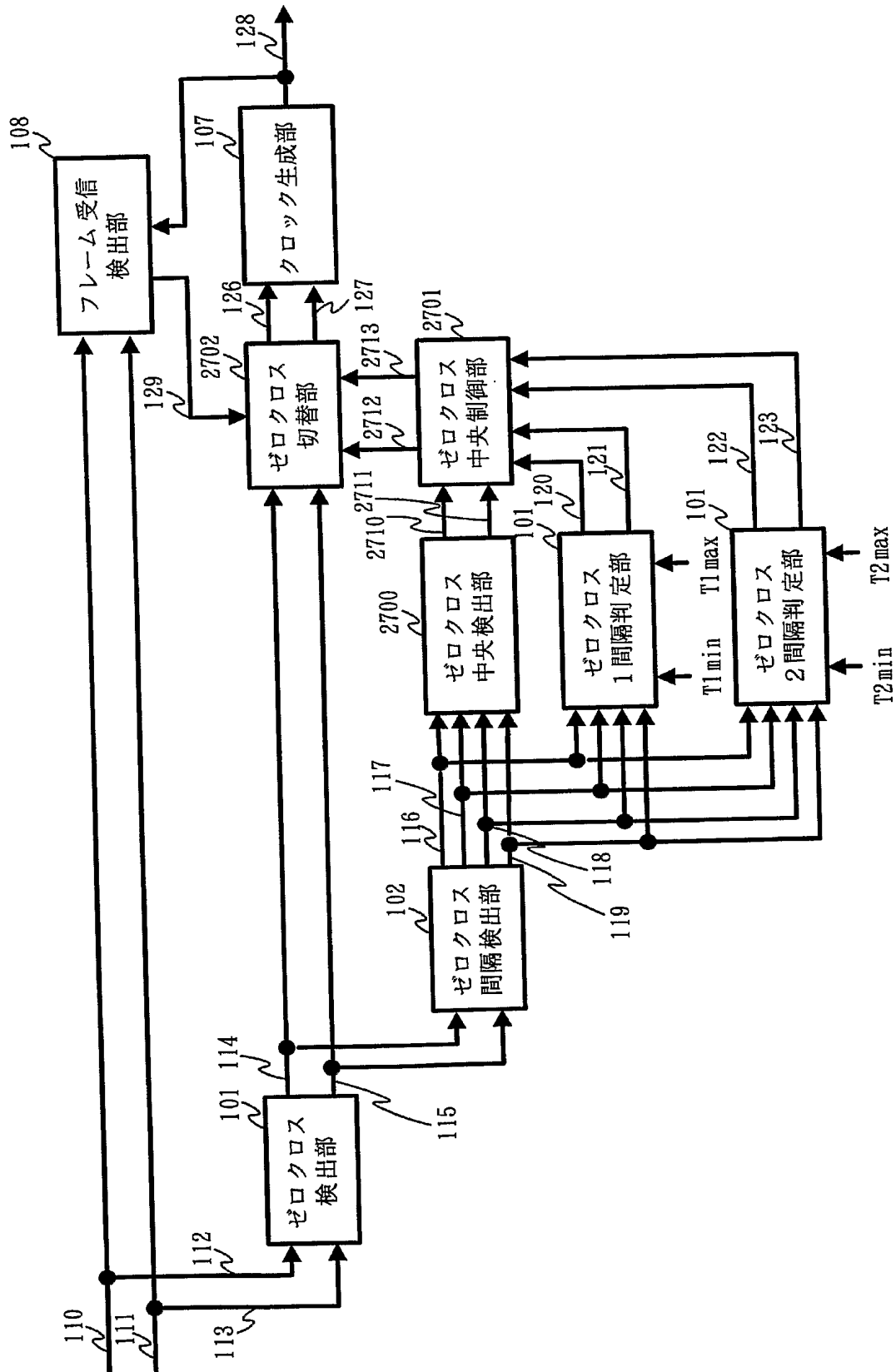
【図 25】



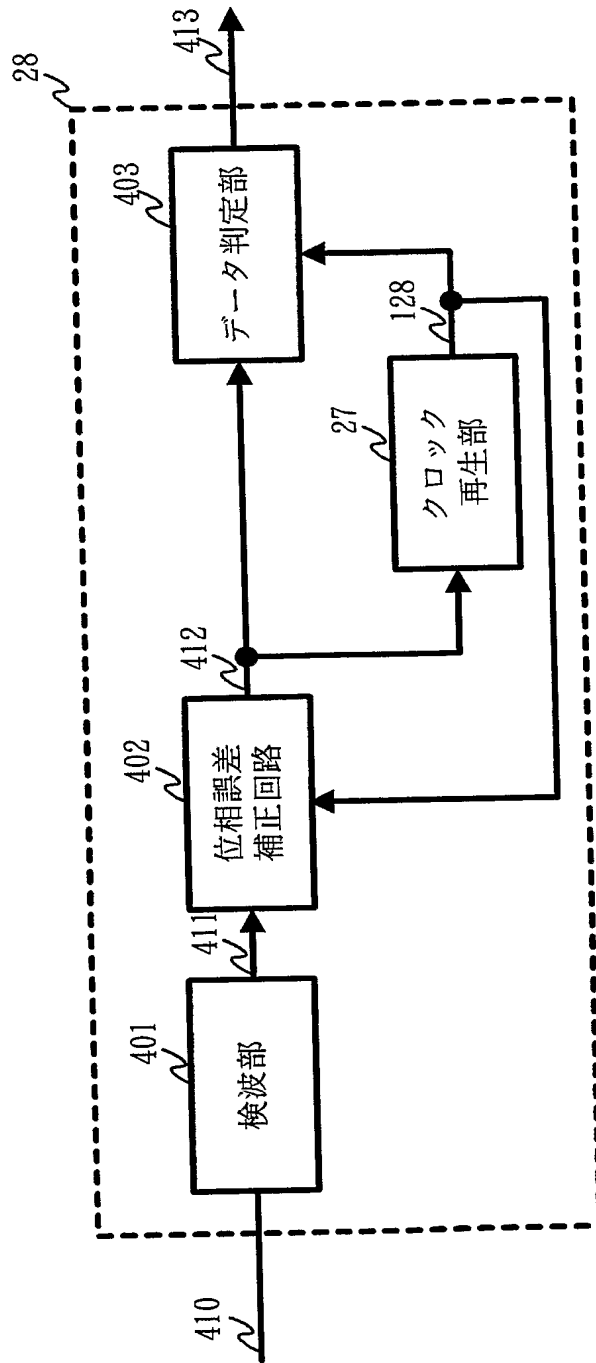
【図 26】



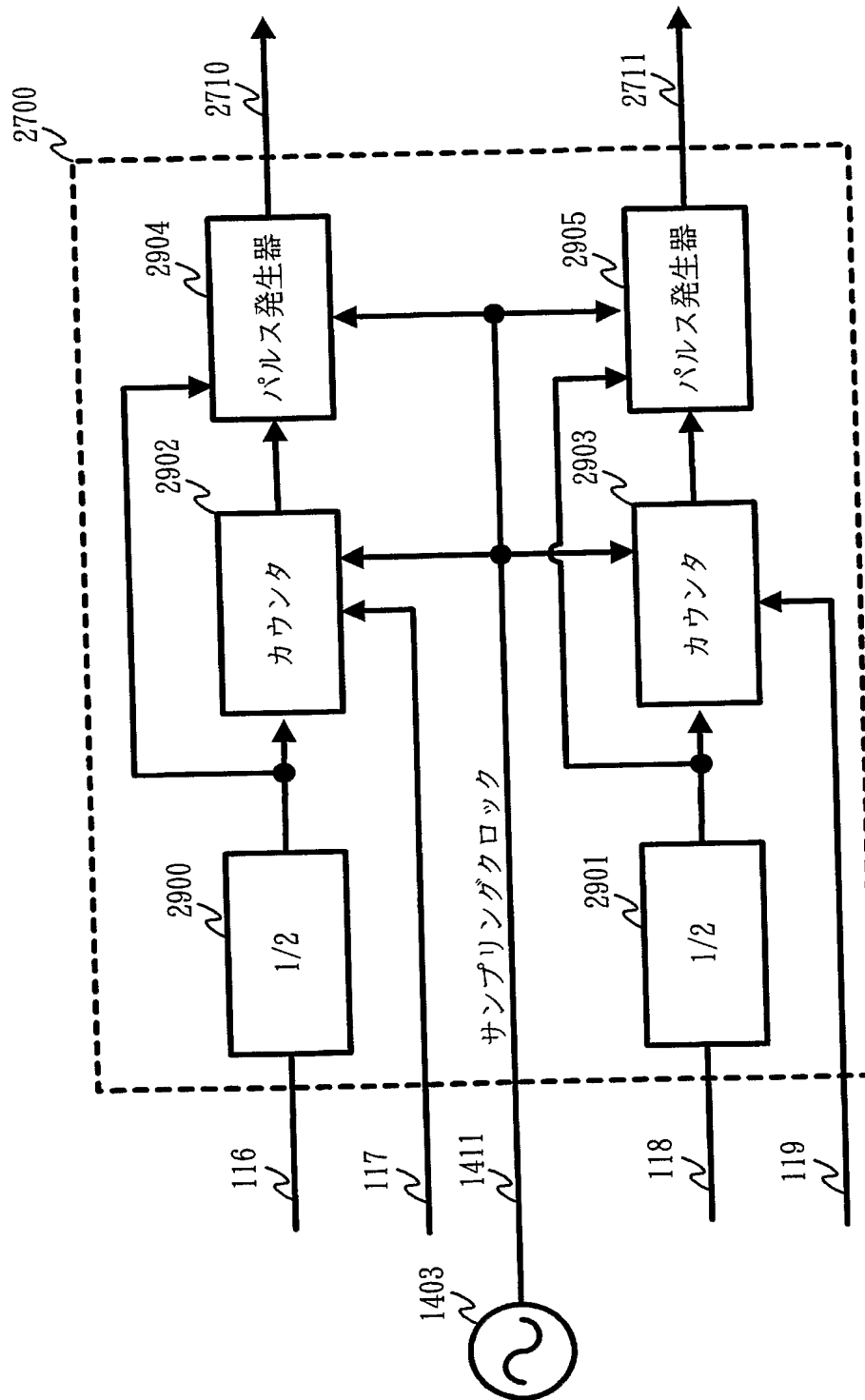
【図27】



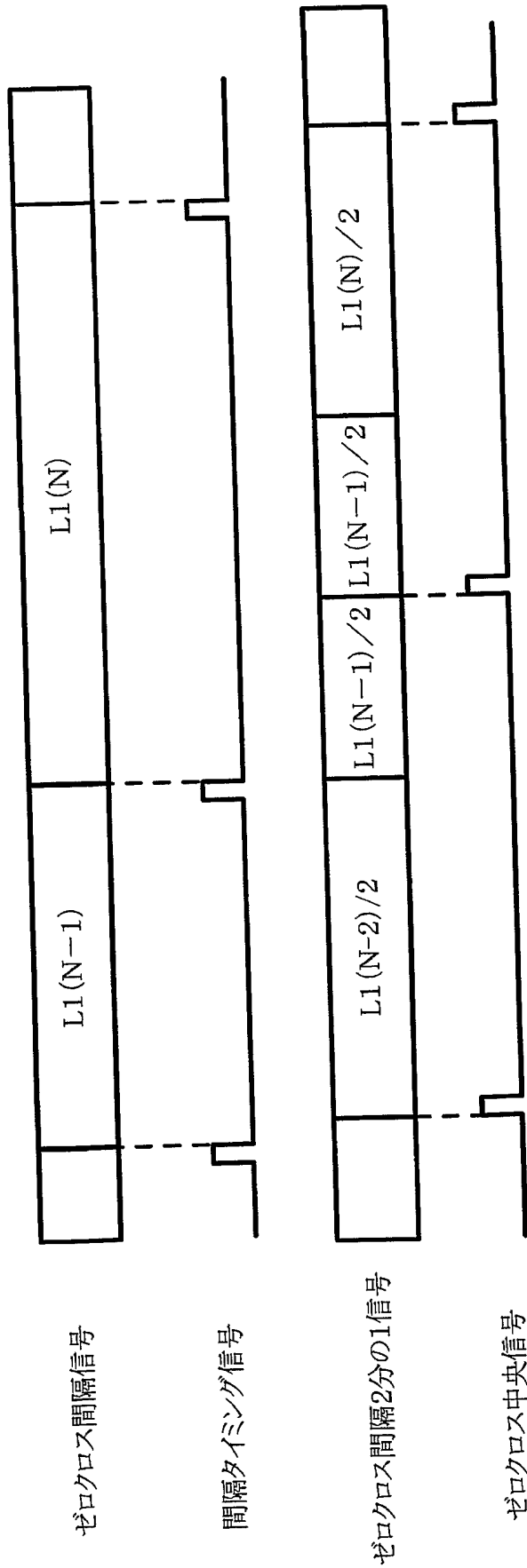
【図 28】



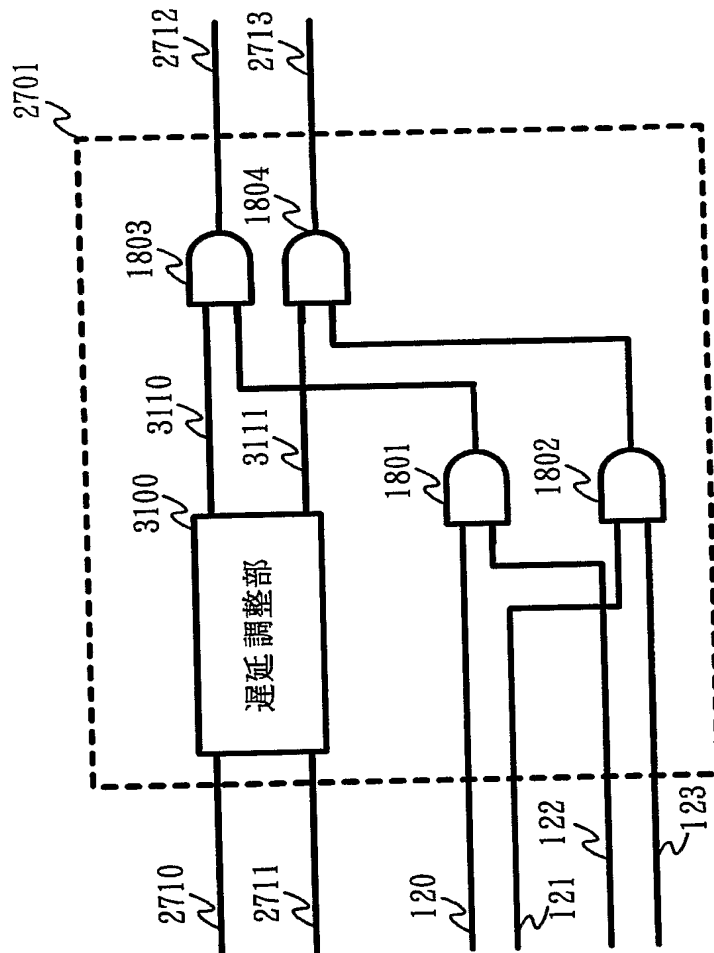
【図 29】



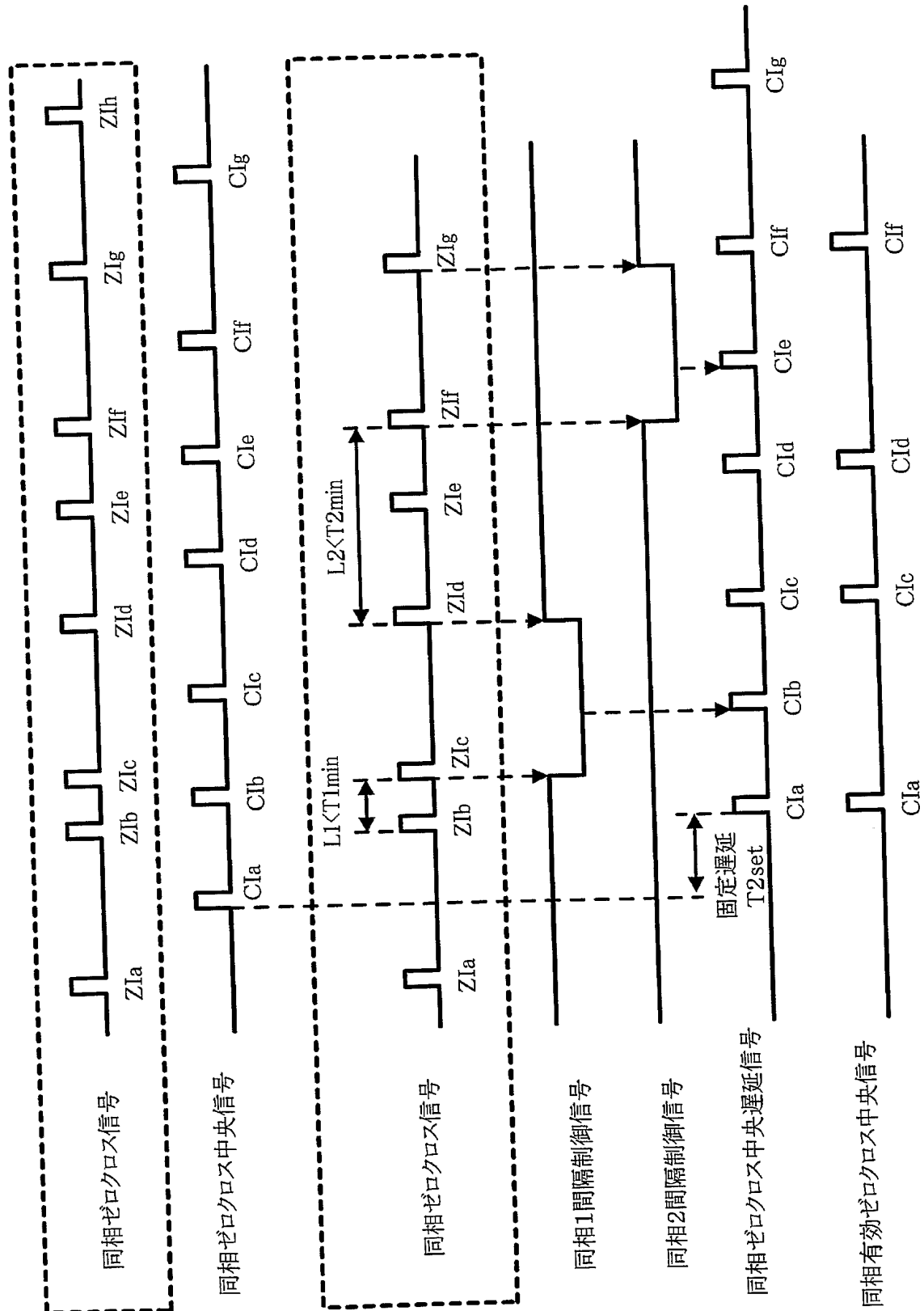
【図 30】



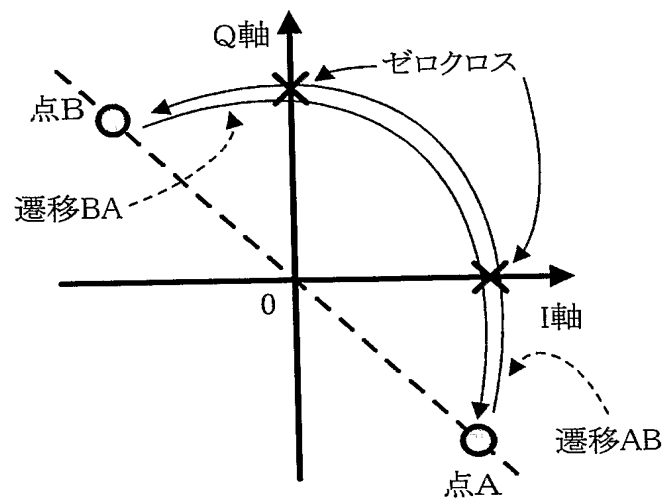
【図 3 1】



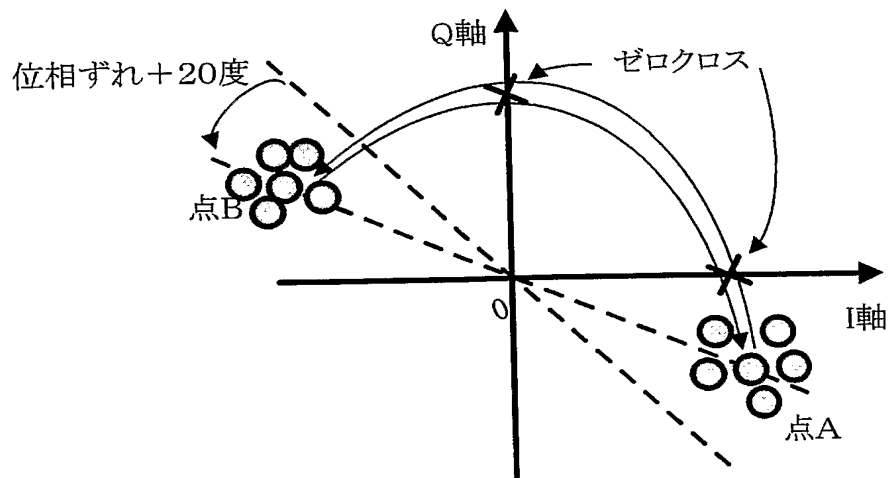
【図 3 2】



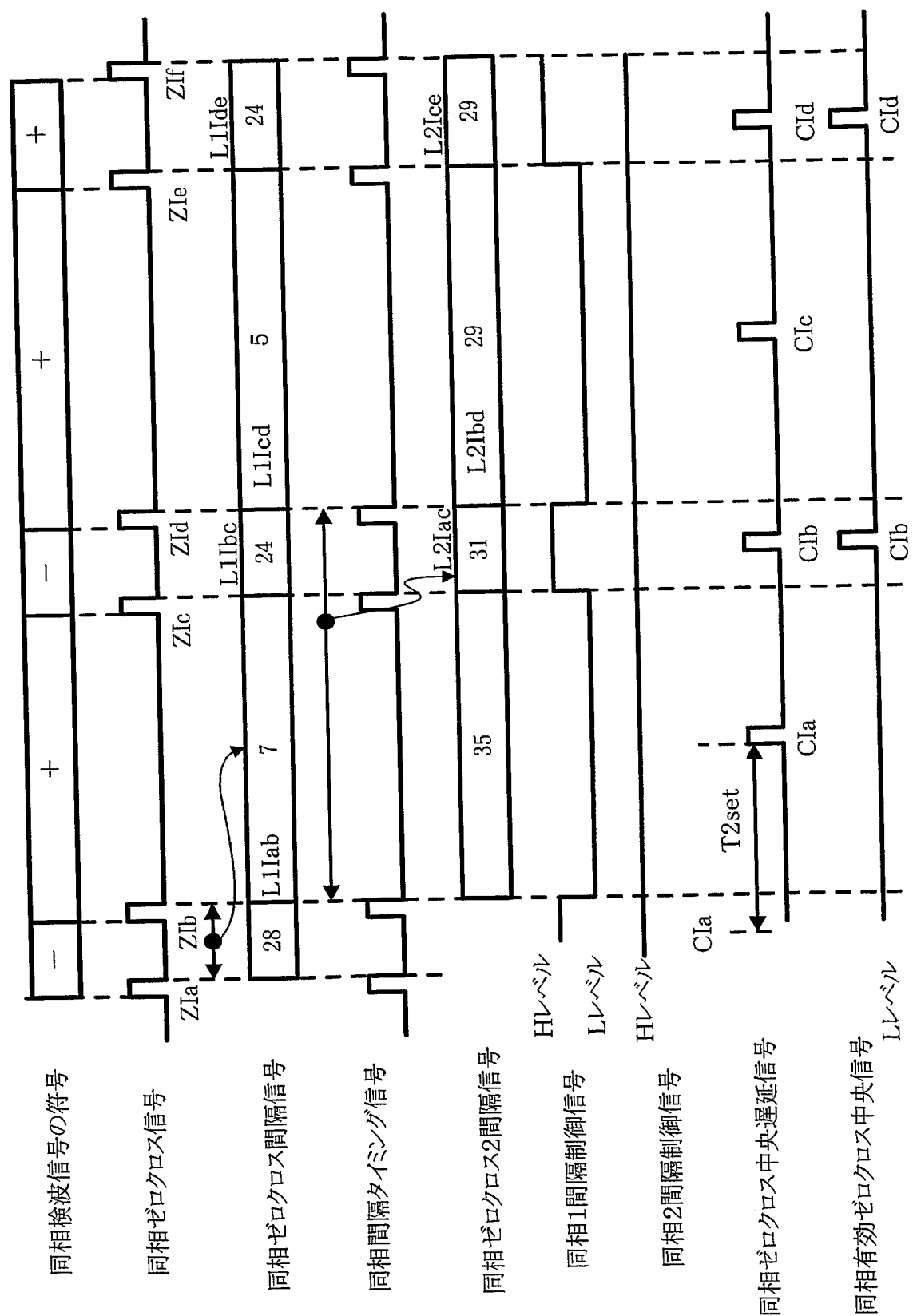
【図 33】



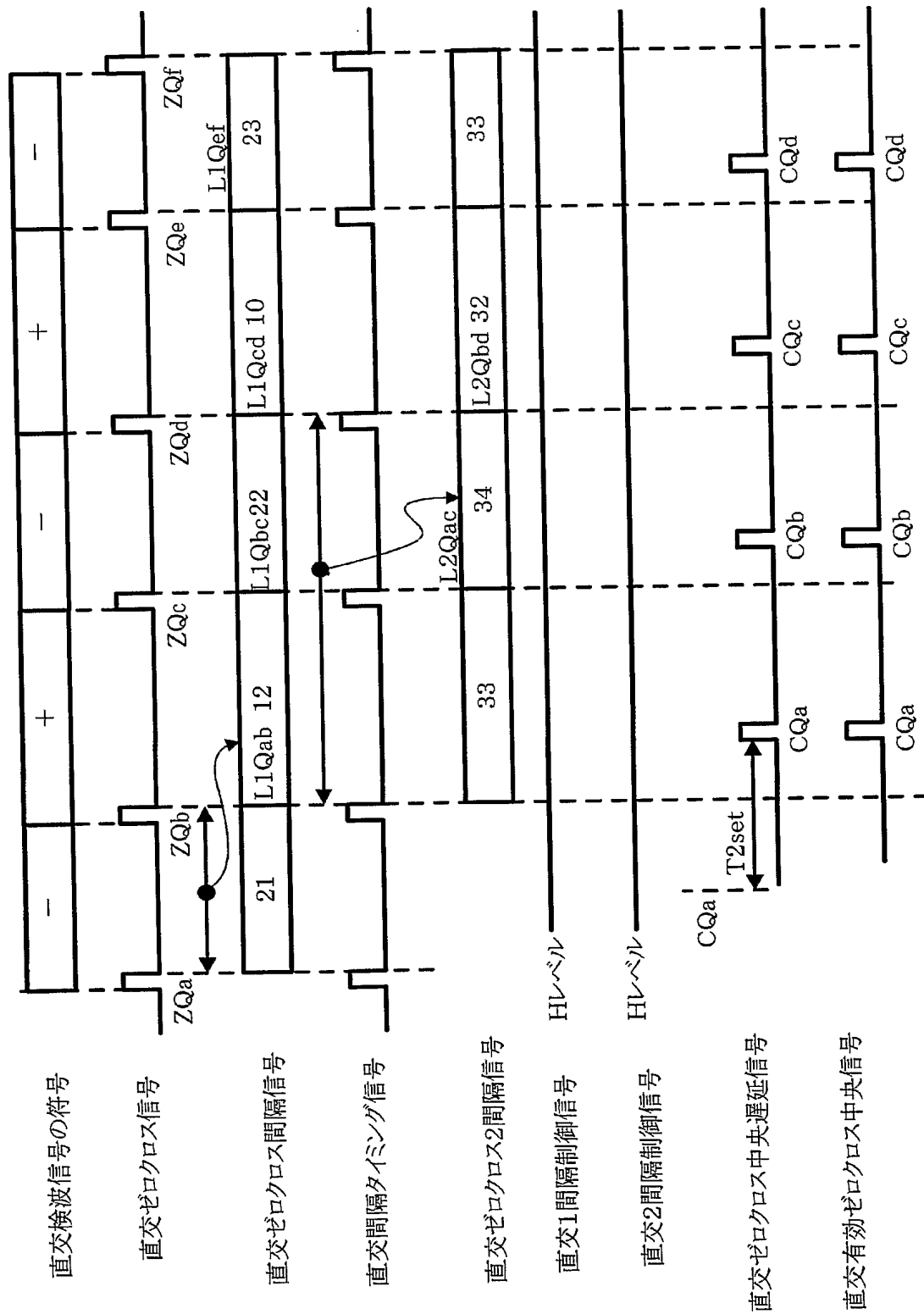
【図 34】



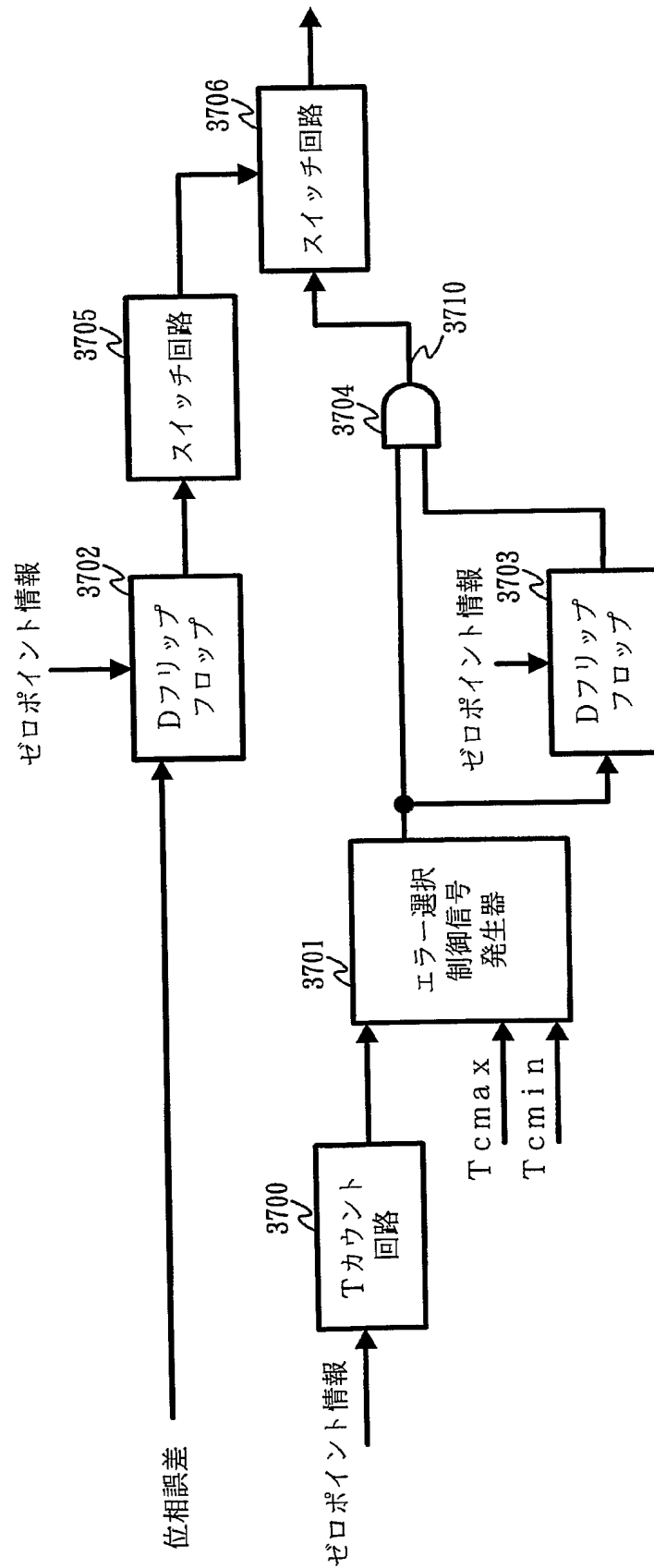
【図 35】



【図 36】



【図 37】



【書類名】 要約書

【要約】

【課題】

信号からシンボルの識別点判定のためのクロック再生回路において、信号に周波数ずれや雑音を含むと、クロック再生の位相引き込みが困難になる。

【解決手段】

検波信号には、シンボル交番するプリアンプル部を先頭として、ユニークワード部とデータ部とが含まれている。ゼロクロス検出部は、検波信号の符号変化であるゼロクロスを検出し、ゼロクロス間隔検出部はゼロクロスが発生した時間間隔をカウントする。ゼロクロス1間隔判定部は、ゼロクロス間隔信号が所定範囲内であるかを判定し、ゼロクロス2間隔判定部は、隣接する2つのゼロクロス間隔信号を加算し、ゼロクロス2間隔信号が所定範囲内であるかを判定する。ゼロクロス制御部は、判定結果をもとにゼロクロス信号を制御して、有効ゼロクロス信号を出力する。ゼロクロス切替部はフレーム受信検出部が出力するフレーム受信信号をもとにゼロクロス信号と有効ゼロクロス信号とを切り替え、有効位相誤差情報を出力する。クロック生成部は有効位相誤差情報を入力として、シンボルクロックを生成する。

【選択図】 図1

特願 2 0 0 4 - 0 7 9 2 9 8

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 8 2 1]

1. 変更年月日

1 9 9 0 年 8 月 2 8 日

[変更理由]

新規登録

住 所

大阪府門真市大字門真 1 0 0 6 番地

氏 名

松下電器産業株式会社